

DIALOG(R)File 351:Derwent WPI
(c) 2001 Derwent Info Ltd. All rts. reserv.

010773275 **Image available**
WPI Acc No: 1996-270228/199628
XRPX Acc No: N96-227084

Cold cathode electron emitting device for e.g. flat screen TV monitor - has glass substrate with high and low potential electrodes mounted on opposite sides of electron emitter formed in conductive film and correction electrode adjacent one potential electrode

Patent Assignee: CANON KK (CANO)

Inventor: ASAII A; MATSUTANI S; OKUDA M; MASUTANI S

Number of Countries: 007 Number of Patents: 003

Patent Family:

Patent No	Kind	Date	Applicant No	Kind	Date	Week
EP 716439	A1	19960612	EP 95308646	A	19951130	199628 B
JP 9082214	A	19970328	JP 95329431	A	19951127	199723
CN 1132406	A	19961002	CN 95120549	A	19951205	199802

Priority Applications (No Type Date): JP 95329431 A 19951127; JP 94329295 A 19941205; JP 95197965 A 19950712

Cited Patents: EP 550335; EP 645794; FR 2708380; US 5340997; WO 9209095; WO 9520821

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
EP 716439	A1	E	51 H01J-003/02	
Designated States (Regional): DE FR GB IT NL				
JP 9082214	A	30	H01J-001/30	
CN 1132406	A		H01J-031/04	

Abstract (Basic): EP 716439 A

The electron emitting device includes a quartz glass substrate (1) on which is formed a conductive film (3). The film lower (4) and higher (5) potential electrodes with an emitting portion (6,3) between these two opposite electrodes. A field correction electrode (7) is also provided adjacent to the lower or higher potential side electrodes and on a plane higher or lower than the conductive to supply an independent potential.

When electric power is applied between the electrodes the electron emitting portion (2) of the emitting portion is formed in the conductive film. The quantity of emitted electrons can be varied by decreasing the voltage of the correction electrode with respect to the lower potential side electrode. A fluorescent display screen is caused to emit light when activated by the electron beam.

USE/ADVANTAGE - For large flat area image forming appts., colour display, telephone set display. Has stable and controlled characteristics with improved emission efficiency. Improved brightness and raised contrast improve image quality. Display panel can be thinned and depth of appts. reduced. Size of screen can be easily enlarged. Is able to display image with feeling of being at live performance with dynamism.

Dwg.1B/29

Title Terms: COLD; CATHODE; ELECTRON; EMIT; DEVICE; FLAT; SCREEN; TELEVISION; MONITOR; GLASS; SUBSTRATE; HIGH; LOW; POTENTIAL; ELECTRODE; MOUNT; OPPOSED; SIDE; ELECTRON; Emitter; FORMING; CONDUCTING; FILM; CORRECT; ELECTRODE; ADJACENT; ONE; POTENTIAL; ELECTRODE

Derwent Class: V05

International Patent Class (Main): H01J-001/30; H01J-003/02; H01J-031/04

International Patent Class (Additional): H01J-029/46; H01J-031/10; H01J-031/12; H04N-005/14

File Segment: EPI

Manual Codes (EPI/S-X): V05-D01B3C; V05-D01C5; V05-D05C5; V05-D06A1E

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-82214

(43)公開日 平成9年(1997)3月28日

(51)Int.Cl.^a
H 01 J 1/30

識別記号

府内整理番号

P J

H 01 J 1/30

技術表示箇所

31/12

31/12

B

Z

C

審査請求・未請求・請求項の数12 FD (全30頁)

(21)出願番号 特願平7-329431

(71)出願人 000001007

(22)出願日 平成7年(1995)11月27日

キヤノン株式会社
東京都大田区下丸子3丁目30番2号

(31)優先権主張番号 特願平6-329295

(72)発明者 松谷 皮樹

(32)優先日 平6(1994)12月5日

東京都大田区下丸子3丁目30番2号 キヤ

(33)優先権主張国 日本 (J P)

ノン株式会社内

(31)優先権主張番号 特願平7-197965

(72)発明者 奥田 昌宏

(32)優先日 平7(1995)7月12日

東京都大田区下丸子3丁目30番2号 キヤ

(33)優先権主張国 日本 (J P)

ノン株式会社内

(74)代理人 弁理士 豊田 善雄 (外1名)

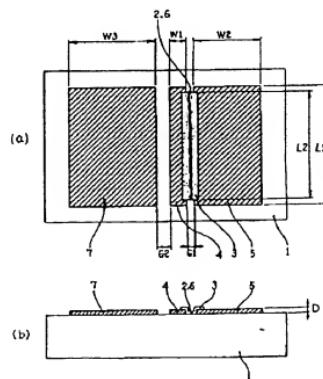
(54)【発明の名称】 電子放出素子、電子源、及び画像形成装置

(57)【要約】

【課題】 高品位画像形成装置を実現し得る電子ビーム源としての電子放出素子を提供する。

【解決手段】 陰極側電極4と陽極側電極5との間に、電子放出部2を有する導電性膜3を備える電子放出素子において、陰極側電極4または陽極側電極5に隣接し、これらの電極とは独立に電位を与えることのできる電界補正電極7を備えていることを特徴とする。

【効果】 電界補正電極7の電位を制御することにより、放出電子の陽極側電極5への落下を防止でき、電子放出効率を大幅に向上させることができる。



【特許請求の範囲】

【請求項1】 対向する陰極側電極と陽極側電極との間に、電子放出部を有する導電性膜を備える電子放出素子において、該陰極側電極または該陽極側電極に隣接してて該電極とは独立に電位を与えることのできる電界補正電極を備えていることを特徴とする電子放出素子。

【請求項2】 前記電子放出部の近傍に、前記電極間に電圧を印加した際の電位分布が急激に変化する亜破裂部を有することを特徴とする請求項1に記載の電子放出素子。

【請求項3】 前記電界補正電極が前記陰極側電極及び前記陽極側電極の配置されている面よりも上部に配置されていることを特徴とする請求項1に記載の電子放出素子。

【請求項4】 前記電界補正電極が前記陰極側電極及び前記陽極側電極の配置されている面よりも下部に配置さ

$$C = \exp \left\{ -5.6 \left(\frac{eV_t}{W_t + eV_t} \right)^2 + 27.3 \left(\frac{eV_t}{W_t + eV_t} \right) - 12.2 \right\} \quad \cdots \quad (1) \text{式}$$

ここで、 V_t [V] は前記電極間に印加する電圧、 W_t [eV] は亜破裂部付近の物質の仕事関数、 e [C] は電気荷量である。

また、陰極側電極に対して前記電界補正電極に加える電圧を V_s とすると、前記亜破裂の中央部と前記陰極側電極上にできる電場の特異点との距離 x_s は、次式で近似的に与えられるものである。

$$x_s = \frac{hV_t}{\pi \left(V_s + \frac{h}{\pi b} V_t \right)}$$

ここで、 h は、電子放出素子とアノード板との距離、 π は円周率、 V_t はアノード電極に加える電圧、 b は前記亜破裂の中央部と、前記電界補正電極と前記陰極側電極の間のギャップの中央部との距離である。

【請求項7】 前記電界補正電極に加える電圧を経時的に変化させることによって、電子軌道又は電子放出量を変化せしめることを特徴とする請求項1に記載の電子放出素子。

【請求項8】 請求項1～7のいずれかに記載の電子放出素子を、基体上に複数個配置したことを特徴とする電子素。

【請求項9】 請求項8に記載の電子源において、基体上に複数の電子放出素子をマトリクス状に配置し、個々の電子放出素子の一方の電極を前記行配線と接続し、個々の電子放出素子の他方の電極を前記行配線と直交する列配線に接続したことを特徴とする電子源。

れていることを特徴とする請求項1に記載の電子放出素子。

【請求項5】 前記電界補正電極が前記陰極側電極及び前記陽極側電極の配置されている面に対して傾斜した面上に配置されていることを特徴とする請求項1に記載の電子放出素子。

【請求項6】 請求項2に記載の電子放出素子において、該電子放出素子の上部に電子を捕捉するためのアノード板を配した時、前記亜破裂の中央部と前記陰極側電極上にできる電場の特異点との距離 x_s が、前記亜破裂の中央部と電子が前記亜破裂の陽極側から初めて真空中へ射出する位置との距離 s と次式で定義されるパラメータ C の値よりも小さく設定されていることを特徴とする電子放出素子。

【数1】

【請求項7】 請求項8に記載の電子源において、基体上に複数の電子放出素子を格子状に配置し、個々の電子放出素子の両電極を並列に二本の行配線に接続し、更に前記電界補正電極を前記行配線と直交する列配線に接続したことを特徴とする電子源。

【請求項11】 電子放出素子と、画像形成部材と、前記電子放出素子から放出される電子線を情報伝送に応じて制御するための電子放出素子の駆動装置を有する画像形成装置において、前記電子放出素子が請求項1～7のいずれかに記載の電子放出素子であることと特徴とする画像形成装置。

【請求項12】 請求項11に記載の画像形成装置にお

いて、前記画像形成部材が蛍光体であることを特徴とする画像形成装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子放出素子、該素子を多数個配置してなる電子源、及び該電子源を用いて構成した表示装置や表示装置等の画像形成装置に関するもの。

【0002】

【従来の技術】従来、電子放出素子には大別して熱電子放出素子と冷陰極電子放出素子の2種類が知られている。冷陰極電子放出素子には電界放出型(以下、「FE型」と称す)、金属／絶縁層／金属型(以下、「MIM型」と称す)や表面伝導型電子放出素子等がある。【0003】FE型の例としては、W. P. Dyke and W. W. Dolan, "Field Emission", *Advances in Electron Physics*, 8, 89 (1956) ある。C. A. Spindt, "Physical Properties of thin-film field emission cathodes with molybdenum cones", *J. Appl. Phys.*, 37, 5248 (1976) 等に開示されたものが知られている。

【0004】MIM型の例としては、C. A. Mead, "Operation of Tunnel-Emission Devices", *J. Appl. Phys.*, 32, 646 (1961) 等に開示されたものが知られている。

【0005】表面伝導型電子放出素子の例としては、M. J. Elinson, *Radio Eng. Electron Phys.*, 10, 1290 (1965) 等に開示されたものが知られている。

【0006】表面伝導型電子放出素子は、絕縁性基板上に形成された小穴孔の溝間に、膜面に平行に電流を流すことにより、電子放出する現象を利用するものである。この表面伝導型電子放出素子としては、前記エリンソン等による SnO_2 膜層を用いたもの、Au薄膜によるもの[G. Dittner: "Thin Solid Films", 9, 317 (1972)], $\text{In}_2\text{O}_3/\text{SnO}_2$ 膜層によるもの[M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf.", 519 (1974)], カーボン薄膜によるもの[荒木久他: 真空、第21巻、第1号、22頁 (1983)]等が報告されている。

【0007】これらの表面伝導型電子放出素子のうち、典型的な素子構成を図28に示す(尚、図28は、本出願人によるものである)。同図において、2001は基板、2002は電子放出部、2003は電子放出部2

002を含む導電性膜、2004及び2005は電子電極である。

【0008】これらの表面伝導型電子放出素子においては、導電性微粒子からなる導電性膜2003に、予めフォーミングと称される通電処理により電子放出部2002を形成するのが一般的である。フォーミングは、前記導電性膜2003の両端に電圧を印加通電することで通常行われ、導電性膜2003を局的に破壊、交差ししくは変質させて構造を変化させ、電気的に高抵抗な状態の電子放出部2002を形成する処理である。尚、電子放出部2002では導電性膜2003の一部に亀裂が発生しており、その亀裂付近から電子放出が行われる。

【0009】上述の表面伝導型電子放出素子は、構造が単純であることから、大面积に亘って多數素子を配列できる利点がある。そこで、この特徴を活かすための種々の応用が研究されている。例えば、荷電ビーム源、表示装置等の画像形成装置への利用が挙げられる。

【0010】従来、多数の表面伝導型電子放出素子を配列実現した例としては、並列に表面伝導型電子放出素子を配列し、端々の表面伝導型電子放出素子の両端(両電子電極)を配線(共通配線とも呼ぶ)にて夫々結線した行を多行配列(梯子型配線とも呼ぶ)した電子源が挙げられる(例えば、特開昭64-31332号公報、同2-283749号公報、同2-257555号公報)。

【0011】また、特に表示装置においては、液晶を用いた表示装置と同様の平板型表示装置とすることが可能で、しかもバックライトが不要な自発光型の表示装置として、表面伝導型電子放出素子を多段配置した電子源と、この電子源からの電子線の照射により可視光を発光する蛍光体とを組み合わせた表示装置が提案されている(アメリカ特許第5,066,883号明細書)。

【0012】尚、従来、多数の表面伝導型電子放出素子より構成された電子源より、電子放出させ、蛍光体の発光をさせる素子の選択は、上述の多数の表面伝導型電子放出素子を並列に配置し結線した配線(行方向配線と呼ぶ)と、行方向配線と直交する方向に(列方向と呼ぶ)と、行方向配線と直交する方向に(列方向と呼ぶ)との間で制御された電子放出特性及びその効率の向上が望まれて来た。

【0013】【発明を解決しようとする課題】前記電子源、画像形成装置等に用いられる電子放出素子を長時間駆動するに際しては、安定で制御された電子放出特性及びその効率の向上が望まれて来た。

【0014】上記の効率とは、例えば前述の表面伝導型電子放出素子であれば、一对の対向する素子電極に電圧を印加したとき、流れる電流(以降、「電子電流」と呼ぶ)に対する真空中に放出される電流(以降、

「放出電流 I_c」と呼ぶ。)の比を指す。つまり、電子放出効率の向上とは、電子電流 I_c はできるだけ小さくし、放出電流 I_e をできるだけ大きくすることを意味する。

【0015】 安定で制御された電子放出特性と効率のより一層の向上がなされれば、例えば蛍光体を画像形成部材とする画像形成装置においては、低電流で明るい高品位な画像形成装置、例えばフラットテレビが実現される。また、低電流化に伴い、画像形成装置を構成する駆動回路等も安価になると期待できる。

【0016】 本発明の目的は、上記事項を鑑み、より高い電子放出効率の達成を可能とする新規な構成を有する電子放出素子、該電子放出素子を多数備えた電子源、さらには該電子源を備えた画像形成装置を提供することにある。

【0017】

【課題を解決するための手段】 上記目的を達成すべく成された本発明の構成は以下通りである。

【0018】 即ち、本発明の第一は、対向する陰極側電極と陽極側電極との間に、電子放出部を有する導電性膜を備える電子放出素子において、該陰極側電極または該

陽極側電極に隣接していく該電極とは独立に電位を与えることのできる電界補正電極を備えていることを特徴とする電子放出素子にある。

【0019】 上記本発明第一の電子放出素子は、さらにその特徴として、「前記電子放出部の近傍に、前記電板間に電圧を印加した際の電位分布が急激に変化する電界を有する」と、「前記電界補正電極が前記陰極側電極及び前記陽極側電極の配置されている面よりも上部に配置されている」と、「前記電界補正電極が前記陰極側電極及び前記陽極側電極の配置されている面よりも下部に配置されている」と、「前記電界補正電極が前記陰極側電極及び前記陽極側電極の配置されている面に対して傾斜した面上に配置されている」と、「請求項2に記載の電子放出素子において、該電子放出素子の上部に電子を捕捉するためのアノード電極を配した時、前記電界の中央部と前記陰極側電極上にできる電場の特異点との距離 x_a が、前記電界の中央部と電子が前記電界の陽極側から初めて真空中へ射出する位置との距離 l_a と下記(1)式

$$(1) \quad l_a = \sqrt{\frac{eV_t}{W_t + eV_t}} + 27.3 \left(\frac{eV_t}{W_t + eV_t} \right)^{1/2} - 12.2$$

【0020】

【数2】

$$(1) \quad C = \exp \left[-5.6 \left(\frac{eV_t}{W_t + eV_t} \right)^{1/2} + 27.3 \left(\frac{eV_t}{W_t + eV_t} \right)^{1/2} - 12.2 \right]$$

ここで、V_t、[V] は前記電板間に印加する電圧、W_t [eV] は電界部付近の物質の仕事関数、e [C] は電気素量である。

また、陰極側電極に対して前記電界補正電極に加える電圧を V_a とすると、前記電界の中央部と前記陰極側電極上にできる電場の特異点との距離 x_a は、次式で近似的に与えられるものである。

$$x_a = \frac{hV_t}{\pi \left(V_a + \frac{h}{\pi b} V_t \right)}$$

ここで、h は、電子放出素子とアノード板との距離、π は円周率、V_a はアノード電極に加える電圧、b は前記電界の中央部と、前記電界補正電極と前記陰極側電極あるいは前記陽極側電極の間のギャップの中央部との距離である。

で定義されるパラメータ C の積よりも小さく設定されている」と、「前記電界補正電極に加える電圧を経時的に変化させることによって、電子軌道又は電子放出量を変化せしめる」と、をも含むものである。

【0021】 また、本発明の第二は、上記本発明第一の電子放出素子を、基体上に複数個配置したことを特徴とする電子源にある。

【0022】 上記本発明第二の電子源は、さらにその特徴として、「基体上に複数の電子放出素子をマトリクス状に配置し、個々の電子放出素子の一方の電極を行配線に接続し、個々の電子放出素子の他方の電極を前記行配線と直交する列配線に接続した」と、「基体上に複数の電子放出素子を格子状に配置し、個々の電子放出素子の両電極を並列に二本の行配線に接続し、更に前記電界

補正電極を前記行配線と直交する列配線に接続した」とこと、をも含むものである。

【0023】更に、本発明の第三は、電子放出素子と、画像形成部と、前記電子放出素子から放出される電子線を情報信号に応じて制御するための電子放出素子の駆動装置を有する画像形成装置において、電子放出素子が上記本発明第一の電子放出素子であることを特徴とする画像形成装置である。

【0024】

【発明の実施の形態】図28に示したような電子放出素子においては、その構造に起因して、図29に示すように、電子放出部2002より一旦真空中に放出された電子は、射出位置の近く附近にある導電性膜2003の高電位側若しくは高電位(電極)側の素子電極2005に捕捉される割合が高く、アノード電極21まで到達できず、電子放出効率を落としている要因の一つになってしまふ。また、電子放出効率の低い電子放出素子を画像形成装置に用いると必要な放出電流を得るために大きな電子電流1が必要となり、その結果、消費電力が大きくなってしまったり、配線抵抗による電圧降下が大きくなり、輝度むらが生じる原因になる。

【0025】上述の本発明は、以上の知見に基づきなされた発明である。

【0026】前記のように、本発明は、電子放出素子、この電子放出素子を複数個備えた電子源、これを用いた画像形成装置に係るもので、各発明の構成及び作用を以下に更に説明する。

【0027】本発明に係る電子放出素子は、先述したような冷陰極型の電子放出素子に類似されるもので、それらの中でも電子放出特性等の観点から特に表面伝導型の電子放出素子が好適である。このため、以下では表面伝導型電子放出素子例に挙げて説明する。

【0028】本発明の表面伝導型電子放出素子の基本的な構成を図1に示す。図1中、1は基板、2は基盤6を含む電子放出部、3は導電部、4は陰極側(素子)電極、5は陽極側(素子)電極、6は電界補正電極である。

【0029】基板1としては、例えば石英ガラス、N₂等の不純物含有量を減少させたガラス、肖板ガラス、肖板ガラスにスピッタ法等によりSiO₂を積層した積層体、アルミニウム等のセラミックス等が挙げられる。

【0030】対向する素子電極4、5、及び電界補正電極7の材料としては、一般的導体材料が用いられ、例えばNi、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属あるいは合金及びPd-Ag、Ag-Au、Ru-O₂、Pt-Ag等の金属酸化物とガラス等から構成される印刷膜、In₂O₃-SnO₂等の透明導体及びポリシリコン等の半導体材料等から適宜選択される。

【0031】素子電極間隔G1は、数百オングストロー

ムから数百マイクロメートルであり、素子電極の製法の基本となるフットリソグラフィー技術、即ち、露光機の性能とエッチング方法等、及び素子電極4、5間に印加する電圧等により設定されるが、好ましくは数マイクロメートルから數十マイクロメートルである。

【0032】素子電極長さL1及び素子電極の膜厚Dは、電極の抵抗値や、多數配置された電子源の配置上の制約等を考慮して適宜設定され、通常は、素子電極長さL1は数マイクロメートルから数百マイクロメートルであり、素子電極の膜厚Dは数百オングストロークから數マイクロメートルである。

【0033】また、陰極側電子電極4の幅W1は、数百ナノメートルから数百マイクロメートル程度であり、素子電極4、5間に印加される素子電圧V_x、電子放出部2から射出された電子を引き上げるために図2に示したようなアノード電極21に印加されるアノード電圧V_a、アノード電極と電子放出素子との距離等のパラメーターに連関して、適宜決められる。

【0034】陰極側電子電極4と電界補正電極7の間隔G2は数百オングストロークから数百マイクロメートルであり、前述の素子電極間隔G1と同様に、素子電極の製法の基本となるフットリソグラフィー技術、即ち、露光機の性能とエッチング方法等、及び素子電極4、5間に印加する電圧等により設定されるが、好ましくは数マイクロメートルから数十マイクロメートルである。また、電界補正電極7の幅W3は数百オングストロークから數十ミリメートルの範囲で適宜選択される。

【0035】導電性膜3を構成する材料としては、例えばPd、Pt、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pb等の金属、PdO、SnO₂、In₂O₃、PbO、Sb₂O₃等の酸化物、HfB₂、ZrB₂、LaB₆、CeB₆、YB₆、GdB₆等の硼化物、TiC、ZrC、HfC、TaC、SiC、WCなどの炭化物、TiN、ZrN、HfN等の窒化物、Si、Ge等の半導体、カーボン等が挙げられる。

【0036】導電性膜3は、良好な電子放出特性を得るために、微粒子で構成された微粒子膜であることが特に好ましく、その膜厚は、素子電極4、5へのステップカバレージ、電子放出部2と素子電極4、5間の抵抗値、電子放出部2の導電性微粒子の粒径及び後述するフターミング条件等によって適宜選択される。この導電性膜3の膜厚は、好ましくは数オングストロークから数千オングストロークで、特に好ましくは10オングストロークから100オングストロークであり、その抵抗値は、1.0の3乗から1.0の7乗オーム／[]のシート抵抗値である。

【0037】尚、上記微粒子膜とは、複数の微粒子が集合した膜であり、その就泊構造として、微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接、あ

るいは重なり合った状態(いくつかの微粒子が集合し、全体として島状構造を形成している場合も含む)の膜をさす。微粒子層である場合、微粒子の粒径は、数オングストロームから數千オングストロームであることが好ましく、特に好ましくは10オングストロームから500オングストロームである。

【0038】なお、本明細書では頻繁に「微粒子」という言葉を用いるので、その意味について説明する。

【0039】小さな粒子を「微粒子」と呼び、これよりも小さなものと「超微粒子」と呼ぶ。「超微粒子」よりもさらに小さく、原子の数が数百個程度以下のものを「クラスター」と呼ぶことは広く行われている。

【0040】しかしながら、それぞれの境は厳密なものではなく、どの様な性質に注目して分類するかにより変化する。また「微粒子」と「超微粒子」を一括して「微粒子」と呼ぶ場合もあり、本明細書中の記述はこれに沿つたものである。

【0041】例えば、「実験物理学講座14 表面・微粒子」(木下足雄 著、共立出版1986年9月1日発行)によれば、「本稿で微粒子と言ふことはその直径がだいたい1～3μm程度から1.0nm程度までとし、特に超微粒子というときは粒径が1.0nm程度から2～3nm程度までを意味することにする。両者を一括して単に微粒子と書くこともあってはって厳密なものではなく、だいたいの目次では、粒子を構成する原子の数が2個から数十～数百個程度の場合はクラスターと呼ぶ。」(195ページ 22～26行目)と記述されている。

【0042】付すると、新技術開発事業団の「林・超微粒子プロジェクト」での「超微粒子」の定義は、粒径の下限はさらに小さく、次のようなものであった。

【0043】「創造科学技術推進制度の「超微粒子プロジェクト」」(1981～1986)では、粒子の大きさ(径)がおよそ1～100nmの範囲のものを「超微粒子」(Ultra fine particle)と呼ぶことにした。すると1個の超微粒子はおよそ100～10³個くらいの原子の集合体という事になる。原子の尺度みれば超微粒子は大・巨大粒子である。」(「超微粒子・創造科学技術」林主役・上田民二、田崎明編:三田出版 1988年 2ページ1～4行目)／「超微粒子よりもさらに小さいもの、すなわち原子が数個～数百個で構成される1個の粒子は、ふつうクラスターと呼ばれる」(同書2ページ12～13行目)。

【0044】上記のような一般的な呼び方をふまえて、本明細書において「微粒子」とは多数の原子・分子の集合体で、粒径の下限は数人～10人程度、上限は数百nm程度のものを指すことをとする。

【0045】電子放出部2には電離6が含まれており、電子放出はこの電離6付近から行われる。この電離6を含む電子放出部2及び電離6自体は、導電性膜3の膜

厚、膜質、材料及び後述するフォーミング条件等の製法に依存して形成される。従って、電子放出部2の位置及び形状は図1に示されるような位置及び形状に特定されるものではない。

【0046】電離6内部には、数オングストロームから数百オングストロームの粒径の導電性微粒子を有することもある。この導電性微粒子は、導電性膜3を構成する材料の元素の一部、あるいは同じ元素である。また、電離6を含む電子放出部2及びその近傍の導電性膜3は撫度を主成分とする膜を有する場合もある。

【0047】以上のような構造を有する本発明の表面伝導微粒子放出素子において、電子顕微鏡の駆動、電界補正電極7に与える電位を適宜設定することにより、電子放出部2から射出された電子の陽極側素子電極5への吸込みによる電子放出効率の低下を防ぐことができる。この原理について図2及び図3を用いて説明する。

【0048】図2は、本発明の表面伝導型電子放出素子の断面図(図1(b)と同一断面)における電子電場に沿った電位分布を示したものであり、図3は、図2に示したような從来素子における電子電場に沿った電位分布を示したものである。これらの図において、21はアノード電極であって、電子放出部2から射出された電子を引上げるためのものであり、実際に例えば、画像形成装置に応用される場合には、アノード電極21の電位V_aは10kVから100kV程度であり、電子放出素子が形成された基板との距離hは数mm程度である。また、素子駆動時に素子電圧V_dが印加される素子電圧V_dは10Vから20V程度である。

【0049】前記電界補正電極7(図1参照)の無い素子(図2参照)の場合には、図3に示されるように、電子運動時の電位分布は、陽極側素子電極5の位置からかなり遠い点において特異点22を持つようになる。この特異点22から電子放出部2を向く領域では図3に示すように電界は上方向(アノード電極21方向)を向く。このため、電子放出部2から射出された電子は下方向(陽極側素子電極5方向)の力を受けるため、充分な上方向の運動エネルギーを持てない電子はこの領域を通過することができず陽極側素子電極5に落ちてしまう。

【0050】これに対して本発明の電子放出素子(図1参照)は、陽極側素子電極5の外側に陰極側素子電極4に与える電圧とは異なる電位に設定できる電界補正電極7を備えており、この電界補正電極7の電位設定により、上記特異点22に至る領域の電位分布をある程度自由に変えることができる。

【0051】具体的には、例えば電界補正電極7に与える電位を陰極側素子電極4に与える電位に対しても電位に設定することにより、アノード電極21に到達する電子の割合を大きくすることができる。これは電界補正電極7に与える電位を陽極側素子電極5に与える電位よりも高

電位にすると、図2に示されるように前述の電場の特異点22の位置が亜裂6の位置に近くなり、一旦放出された電子が下方向の力を受ける領域が小さくなつて、陽極側電子電極4に落ち込んでいた電子をアノード電極21に引き寄せることができるとからである。

【0052】上記のような本発明の電子放出素子における電界補正、及びこれによる出射電子軌道への作用についてさらに詳しく述べる。

【0053】表面伝導型電子放出素子とそれに対応するアノード電極にそれぞれ逆圧を印加した場合の電界分布や電子軌道について本発明者等が行ってきた計算によると、およそ次のように既定することにより、実験事実をある程度説明できることが判明した。

【0054】1. 表面伝導型電子放出素子の亜裂部において、亜裂部の陽極側のある位置から一旦、陽極の外部の真空中に電子が放出される。

【0055】2. 一旦放出された電子は、陰極と陽極で作られる電場内を運動し、陽極側電子電極（または陽極側の導電性膜）上を、電場の特異点（以降どど点と呼ぶ）よりも遠くに飛来した電子はアノード板に印加した逆圧による電界によって、アノード板に引き寄せられる。

【0056】3. 電場の特異点に到達しない電子は陽極に落下し、一部の電子はここで散乱されて向きを変えられ、再び真空中へ放出され（この散乱を繰り返して電場の特異点を超えた電子はアノード板に到達する）。

【0057】ここで、電子放出効率を大幅に上げるためにには、上記の電子放出の機構において、一旦放出された電子の大部分が陽極に落下する限りなく、アノード板に引き寄せられるような電場条件に設定すればよいことが判る。この条件を満たすように個々のパラメータを調整する具体的な設計手法について説明する。

$$C_L > x_s$$

ここでは、電子が陽極上から初めて放出される位置と、亜裂の中央部との距離である。この距離は亜裂の実効的な幅さと陽極での電子の散乱の平均自由行程入を用いて平均的には下記(4)式のように表されると考えられる。

【0065】

【数4】

$$L = \frac{d}{2} + x_s \quad \cdots (4) \text{式}$$

【0066】また、距離 C_L は、実験的には、弹性散乱効率の非常に小さい導電性膜や素子電極材料を用いて、フォーミングした素子をある一定時間、後述するような有機物質の存在する真空充氮気で一定電圧駆動したとき（但し、アノードは設けない、あるいはアノード電圧 $V_A = 0$ とする）、陽極側電子電極あるいは導電性膜上に堆積するカーボンのうち、亜裂位置から最も遠い距離にあるカーボンと亜裂位置との距離として、計測される

【0058】電界補正電極のない表面伝導型電子放出素子（図28参照）においては、電場の特異点の位置は、導電性膜2003に形成された亜裂の位置から下記（2）式で表される距離 x_s の位置に生ずる。

【0059】

【数3】

$$x_s = \frac{d}{2} \sqrt{1 + \left(\frac{2hV_t}{\pi V_s d}\right)^2} = \frac{hV_t}{\pi V_s} \quad \cdots (2) \text{式}$$

【0060】ここで、 h は表面伝導型電子放出素子とアノード板との距離、 d は円周率、 d は亜裂の幅、 V_t は素子に加える電圧、 V_s はアノード板に加える電圧である。

【0061】上記(2)式において二番目の近似等号は $V_t / d \gg V_s / h$ の場合（通常の表面伝導型電子放出素子では十分成立する）に成立する。ここでは亜裂の実効的な幅である。

【0062】次に、この電場の特異点より内側の領域における電子の運動を計算した結果によると、電子は亜裂部近の陽極からある運動エネルギーで放出されたり、その放出位置と亜裂の中央部の距離の最大 C_L 倍だけしか陽極での散乱なしには陽極上を飛来できない。ここで C_L は前記(1)式で示した電子放出時の電子の運動エネルギーによって決まるパラメータである。尚、このパラメータには、本発明者等による詳しい計算から得られたものである。

【0063】したがって、一旦真空中へ放出された電子のうちの少なくとも一部の電子が、再び陽極上に落下することなく、アノード板に到達する条件は下記(3)式によって表される。

【0064】

$$\cdots (3) \text{式}$$

ものである。

【0067】従来の表面伝導型の電子放出素子の代表的な例の場合、 $V_t = 15$ (V)、 $h = 5$ (mm)、 $V_s = 5$ (kV)、 $W_s = 4$ (μ V)として、上記の条件を満たしているかどうかを計算すると、 $C_L \approx 0.3$ (μ m)、 $x_s \approx 5$ (μ m)となり、上記(3)式の条件に入っていない。いま、仮に、アノード電圧 V_s を変えてこの条件式を満たすようにしようとする、アノード電圧 V_s を數10 kVから數100 kV程度印加しなければならず、放電の起こりやすさを考えると、画像形成装置等への応用は事实上不可能であると考えられる。

【0068】一方、本発明の表面伝導型電子放出素子のうち、図1に示した構造の場合、電界補正電極7に印加する電圧を V_t とすると、電子放出に関する電場の特異点は陽極上で亜裂6の位置からおおよそ下記(5)式で表される距離 x_s の位置にできる。

【0069】

【数5】

$$x_4 = \frac{-\pi b V_s - h V_t + h V_i + \sqrt{(-\pi b V_s - h V_t + h V_i)^2 + 4 \pi b h V_s V_t}}{2 \pi V_s} \quad \cdots (5) \text{式}$$

【0070】ここで、いは、単型位置と、電子電極と電界補正電極のギャップの中央部の距離である。その他は、式(1)～(4)と同様である。

【0071】上記(5)式は電界補正電極に加える電圧 V_s が大きい場合には次のように簡略化される。

【0072】

【数6】

$$x_4 = \frac{h V_t}{\pi \left(V_s + \frac{h}{\pi b} V_t \right)} \quad \cdots (6) \text{式}$$

【0073】上記(6)式の意味するところは電場の特異点の位置に関して、アノード電圧 V_s を上げるのと全く同じ効果が電界補正電極 V_s に印加する電圧を上げることによって得られるということである。さらに電界補正電極 V_s はアノード電極2に比べてはるかに電子放出部

$$x_4 = \frac{\pi b V_s + h V_t - h V_i + \sqrt{(\pi b V_s + h V_t + h V_i)^2 - 4 \pi b h V_s V_t}}{2 \pi V_s} \quad \cdots (7) \text{式}$$

$$x_4 = \frac{h V_t}{\pi \left(V_s + \frac{h}{\pi b} V_t \right)} \quad \cdots (8) \text{式}$$

【0076】つまり、電界補正電極7が陽極側素子電極5の外側に位置しているときも電界補正電極7に印加する電圧 V_s が大きい場合には、電界補正電極7が陽極側素子電極5の外側に位置しているときと同様の設計手法が使える。

【0077】以上説明したように、本発明においては、 V_t 、 V_s 、 V_c 、 L 、 h 、 b 、 W_f 等の各パラメータが前述の条件式を満たすように設定されているのが特に好ましい。これにより、一旦、飛沫付近の隔壁から散乱等によって真空室内へ放出された電子は、再び隔壁上に落ちる事なく、より高い確率でアノード電極2に到達するようになり、電子放出効率が非常に良くなる。

【0078】本発明の表面伝導型電子放出素子の基本構成の製造としては様々な方法が考えられるが、その一例を図4に示して説明する。尚、図4において図1と同じ符号は同じ部材を示すものである。

【0079】1) 基板1を洗剤、純水及び有機溶剤により十分に洗浄した後、真空蒸着法、スパッタ法等により若干電極材料を堆積させた後、フォトリソグラフィー技術により基板1の面上に電子電極4、5、及び電界補正電極7を形成する(図4(a))。

【0080】2) 素子電極4、5等を設けた基板1上に有機金属溶液を塗布して放置することにより、素子電極

2に近い位置に存在しているので、小さい電圧で大きな効果が期待できる。ちなみに、本発明の電子放出素子において、電界補正電極7を設けることは以外は從来の表面伝導型電子放出素子と全く同じ構成とした場合、電界補正電極7に印加する電圧 V_s を十數1.0Vから十數1.00V程度にすれば、上記の条件(5)式)が満たされる。

【0074】さらに、電界補正電極7を陽極側素子電極5の外側に配置したときも同様の効果が期待できる。この場合は、陽極側素子電極5上にできる電界の特異点に上って電子がアノード電極2に到達できるかどうかが決まる。この電場の特異点は V_s がある程度大きいときは下記(7)、(8)式によって近似的に表される。

【0075】

【数7】

【0076】尚、この場合は、電子放出部の構成材料の金属を主元素とする有機化合物の溶液である。この後、有機金属膜を加熱焼成処理し、リフトオフ、エッチング等によりバーニングされた導電性膜3を形成する(図4(b))。

【0081】尚、ここでは、有機金属溶液の塗布法により説明したが、これに限ることなく、例えば真空蒸着法、スパッタ法、化学的気相堆積法、分散液法、ディップボンディング法、スピニング法等によって形成することでもある。

【0082】3) 続いて、フォーミング工程を施す。このフォーミング工程の方法の一例として通電処理による方法を以下に説明するが、本発明に係るフォーミング工程はこれに限られるものではなく、導電性膜3に亀裂を生じさせて高抵抗状態を形成させる方法であればいかなる方法でも良い。

【0083】素子電極4、5間に不図示の電源より通電すると、導電性膜3の部位に構造の変化した電子放出部2が形成される(図4(c))。この通電処理により導電性膜3を局部的に破壊、変形もしくは変質せしめ、構造の変化した部位が電子放出部2である。

【0084】通電フォーミングの電圧波形の例を図4に

示す。

【0085】電圧波形は、特にパルス波形が好ましく、パルス波高値を定電圧とした電圧パルスを連続的に印加する場合(図5(ア))と、パルス波高値を増加させながら電圧パルスを印加する場合(図5(イ))とがある。

【0086】まず、パルス波高値を定電圧とした場合について図5(ア)で説明する。

【0087】図5(ア)におけるT1及びT2は電圧波形のパルス幅とパルス間隔であり、例えば、T1を1マイクロ秒~10ミリ秒、T2を10マイクロ秒~100ミリ秒とし、波高値(フォーミング時のピーク電圧)を前述した電子放出素子の形態に応じて適宜選択して、適當な真空度の真空雰囲気下で、数秒から数十分印加する。尚、印加する電圧波形は、図示される三通りに限定されるものではなく、矩形波等の所望の波形を用いても良く、その波高値及びパルス幅・パルス間隔等についても上述の範囲に限るものではなく、電子放出部2が良好に形成されるように、電子放出素子の抵抗値等に合わせて所望の値を選択することができる。

【0088】次に、パルス波高値を増加させながら電圧パルスを印加する場合について図5(イ)で説明する。

【0089】図5(イ)におけるT1及びT2は図5(ア)と同様であり、波高値(フォーミング時のピーク電圧)を、例えば1.1Vステップ程度ずつ増加させ、図5(イ)の説明と同様の適当な真空雰囲気下で印加する。

【0090】尚、パルス間隔T2中に、導電性膜3を局部的に破壊、変形もしくは変質せしない程度の電圧、例えば0.1V程度の電圧で電子電流を測定して抵抗値を求め、例えば1Mオーム以上の抵抗を示したときにフォーミングを終了することが好ましい。

【0091】上記フォーミング工程からそれ以降の工程は、図6に示されるよろず測定評価系内で行なうことができる。この測定評価系について説明する。

【0092】図6において、1と同じ付符号は同じ部材を示す。また、2.1は電子放出部2より放出される放出電流I_oを捕捉するためのアノード電極、5.1は電子に電子電圧V_eを印加するための電源、5.2は電子電圧4.1、5.3の導電性膜3を流れれる電子電流I_eを測定するための電流計、5.3はアノード電極2.1に電圧を印加するための高圧電源、5.4は電子放出部2より放出される放出電流I_oを測定するための電流計、5.5は電界補正電極7に電圧を印加するための電源、5.6は電界補正電極7に流れれる電流を検出するための電流計、5.7は真空装置、5.8は排気ポンプである。

【0093】表面伝導型電子放出素子及びアノード電極2.1等は真空装置5.7内に設置され、この真空装置5.7には不図示の立柱計等の必要な機器が具備されていて、所望の真空下で表面伝導型電子放出素子の測定評価がで

きるようになっている。

【0094】排気ポンプ5.8は、ターボポンプ、ロータリーポンプ等からなる通常の高真空装置系と、イオンポンプ等からなる超高真空装置系とから構成されている。また、真空装置5.7全体及び電子放出素子の基板1は、不図示のヒーターにより加熱できるようになっている。尚、この測定評価系は、前述するような表示パネル(図10における201歩張)の組み立て段階において、表示パネル及びその内部を真空装置5.7及びその内部として構成することで、フォーミング工程及び後述するそれ以後の工程における測定評価及び処理に応用することができるものである。

【0095】4) 本発明の表面伝導型電子放出素子の場合、電子放出部2を含む領域に炭素及び炭素化合物を堆積する活性化処理を施すのが好ましい。

【0096】電子放出部2を含む領域に炭素及び炭素化合物を堆積する手法としては、有機物質の存在する真空度圏下(例えば10⁻⁴~10⁻⁶Torr程度の真空度)で、赤外電極4、5間に電圧パルスを印加する手法が簡易であることからより好ましい。特に、表面伝導型電子放出素子の場合には、この手法により電子放出特性の著しい改善がなされる。

【0097】活性化処理工程での有機物質の存在する真空度圏下は、例えば油圧式ホウガラーピン等を用いて真空容器内を排気した場合に残留するガスを利用して形成することができる他、イオンポンプなどにより一旦十分に排気した真空中に適當な有機物質のガスを導入することによっても得られる。このときの好ましい有機物質のガス圧は、前述の応用の形態、真空容器の形状や、有機物質の種類などにより異なるため場合に応じ適宜設定される。適當な有機物質としては、アルカン、アルケン、アルキンの脂肪族炭化水素類、芳香族炭化水素類、アルコール類、アルデヒド類、ケトン類、アミン類、フェノール、カルボン、スルホン酸等の有機酸類等を挙げることが出来、具体的には、メタン、エタン、プロパンなど。 H_{n+1} で表される飽和炭化水素、エチレン、ブロピレンなど。 H_{n+1} 等の組成式で表される不飽和炭化水素、ベンゼン、トルエン、メタノール、エタノール、ホルムアルデヒド、アセトアルデヒド、アセト酢酸、メチルエチルケトン、メチルアミン、エチルアミン、フェノール、螺酸、酢酸、ブロピオノ酸等が使用できる。この処理により、ガス圧中に存在する有機物質から、炭素あるいは炭素化合物が素子上に堆積し、電子電流I_e、放出電流I_oが、著しく変化するようになる。

【0098】上記炭素及び炭素化合物とは、例えばグラファイト(いわゆるHOPG、PG、GCを含む)、HOPGはほぼ完全なグラファイトの結晶構造、PGは結晶粒が200nm程度で結晶構造がやや乱れたもの、GCは結晶粒が20nm程度になり結晶構造の乱れがさだに

きくなつたものを指す。）、非晶質カーボン（アモルファスカーボン及び、アモルファスカーボンと前記グラファイトの複合物を指す）であり、その堆積膜厚は、好ましくは500オングストローム以下、より好ましくは300オングストローム以下である。

【0099】(3) このようにして作製した電子放出素子は、安定化工程を行なうことが好ましい。この安定化工程は、真空容器内の有機物質を排する工程である。真空容器内の圧力は、 1×10^{-7} torr以下が好ましく、さらに 1×10^{-8} torr以下が特に好ましい。真空容器を排する真空排気装置は、蒸留から発生するオイルが素子の特性に影響を与えないように、オイルを使用しないものを使いのが好ましい。具体的には、ソーフジョンポンプ、イオンポンプ等の真空排気装置を採用することができる。さらに真空容器内を排するときには、真空容器全体を加熱して、真空容器内壁や、電子放出素子に吸着した有機物質分子を脱離しやすくなるのが好ましい。このときの加熱条件は、80~200°Cで1時間以上が望ましいが、特にこの条件に限るものではなく、真空容器の大きさや形状、電子放出素子の構成などの諸条件により適宜選ばれる条件により行なうことができる。

【0100】安定化工程を行なった後、素子駆動時の昇圧回路は、上記安定化処理を行った後の昇圧回路を維持するのが好ましいが、これに限るものではなく、有機物質が十分除去されなければ、昇圧回路は多少低下しても十分安定な特性を維持することができる。

【0101】このような昇圧回路下で素子を駆動することにより、新たな炭素あるいは炭素化合物の堆積を抑制でき、結果として電子電流I_e、放出電流I_cが安定する。

【0102】以上のようにして得られる本発明の表面伝導型電子放出素子の基本特性について、以下に説明する。

【0103】以下に述べる表面伝導型電子放出素子の基本特性は、図6の測定評価系のアノード電極2の電圧を $1\text{ kV} \sim 1\text{ kV}$ とし、アノード電極2と表面伝導型電子放出素子の距離l₂を $2\text{~}8\text{ mm}$ として、通常測定を行う。

【0104】まず、放出電流I_c及び電子電流I_eと、素子電圧V_s及び電界補正電圧V_bに加える電圧V_aとの関係の典型的な例を図7(図中の実線)に示す。尚、図7において、放出電流I_cは電子電流I_eに比べて著しく小さいので、任意単位で示されている。尚、図7ともリニアスケールである。

【0105】図7から明らかなように、本発明の表面伝導型電子放出素子は、放出電流I_cに対する次の4つの特徴的特性を有する。

【0106】まず第1に、本表面伝導型電子放出素子はある電圧(しきい値電圧と呼ぶ: 図7中のV_t h)以上

し、一方、しきい値電圧V_t h以下では放出電流I_cが殆ど検出されない。即ち、放出電流I_cに対する明確なしきい値電圧V_t hを持った非線形素子である。

【0107】第2に、放出電流I_cが素子電圧V_sに対して單調増加する特性(M1特性と呼ぶ)を有するため、放出電流I_cは素子電圧V_sで制御できる。

【0108】第3に、アノード電極2(図6参照)に捕捉される放出電流は、素子電圧V_sを印加する時間に依存する。即ち、アノード電極2に捕捉される電荷量は、素子電圧V_sを印加する時間により制御できる。

【0109】第4に、放出電流I_cは、電界補正電圧V_bに加える電圧V_aに対しても変化する。この様子を図7に併せて示す。この図において、V_{a1}>V_{a2}>V_{a3}であり、V_aに対してもV_cは、通常、単調に増加する。

【0110】図7に実験で示した特性は、放出電流I_cが素子電圧V_sに対してM1特性を有すると共に、素子電流I_eも素子電圧V_sに対してM1特性を有しているが、図7は破線で示すように、電子電流I_eは素子電圧V_sに対して電圧制限型負性抵抗特性(VCNCR特性と呼ぶ)を示す場合がある。いずれの特性を示すかは、表面伝導型電子放出素子の製法及び測定時の測定条件等に依存する。但し、電子電流I_eが素子電圧V_sに対してVCNCR特性を有する素子でも、放出電流I_cは素子電圧V_sに対してM1特性を有する。

【0111】更に、本発明の電子放出素子の放出電流I_cと電界補正電圧V_bに印加する電圧V_aの関係を図8に示す。図8から明らかのように、補正電圧V_aによって放出電流I_cは大きく変化する。ここで、補正電圧V_aは陰極側素子電極4に対する電圧で定義している。つまり、補正電圧V_aが0 Vのときは電界補正電圧V_bがない従来の表面伝導型電子放出素子の特性とは一致する。

【0112】図8から判るように、本発明の電子放出素子からの放出電流I_cは電界補正電圧V_bに印加する電圧V_aを増やせばそれにしたがって単調に増加する。これは補正電圧V_aとアノード電圧V_sがほぼ等しくなるまで持続するものであり、図8に示した例では、補正電圧V_aを200 V程度とした場合に、従来の表面伝導型電子放出素子に比べて10倍程度に電子放出効率が改善されている。

【0113】さらに、図8から明らかのように、本発明の電子放出素子からの電子放出量は補正電圧V_aを、陰極側素子電極4に対して負にすることにより、減らすことができる。特に、数ボルトから數十ボルト程度の負電圧を印加すると、アノード電極に捕捉される電子量をほとんど0にすることができる。つまり、アノード電極に捕捉される電子の放出量を補正電圧V_aによってスイッチングできるものである。

【0114】電子放出素子の上部に蛍光膜を備えた表示装置のように、蛍光膜を電子線によって励起、発光させると、電子線の強度分布によって蛍光板の一部が常に

強い電子線によってさらされ、いわゆる「焼け」と呼ばれる劣化が起こることがあり得る事が知られている。従って、蛍光板の寿命が、電子線の強度の最も強い部分の劣化によって決定される事となる。この寿命を延ばすためには、電子線を均等に照射させる事が重要である。

【01115】上述したような本発明の電子放出素子では、電子放出量を一定に保しながら、電子線の放光面への衝突位置を変化させることができるので、蛍光板の「焼け」を防止し寿命を延ばすことができる。具体的には、経時に特定点（よどみ点）の位置を変化させないように、単一、前記式（6）、（8）において、

【01116】

【数8】

$$\left(V_s + \frac{h}{\pi b} V_r \right) \quad \cdots (9) \text{式}$$

を一定に保つように、アノード電圧 V_a 、と電界補正電極の電位 V_b を変化させて、蛍光板の電子の到達位置（光位置）を変化させる事により、蛍光板の劣化を防ぐことができる。また、電界補正電極の電位 V_b と素子電圧 V_s を、放出電流 I_e が一定となるように連動して変化させてもよい。

【01117】以上述べてきたような本発明の電子放出素子の特徴的特性のため、複数の素子を配置した電子源や面形成装置でも、入力信号に応じて、容易に放出電子量を制御することができることとなり、多方面への応用が可能である。

【01118】次に、本発明の電子源の一例として前述の本発明の表面伝導型電子放出素子を複数配置した電子源について述べる。まず、表面伝導型電子放出素子の配列方式について説明する。

【01119】本発明の電子源における表面伝導型電子放出素子の配列式としては、従来の技術の段階で述べたようなループ型配置の他、m本のX方向配線の上にn本のY方向配線を層間絶縁層を介して設置し、表面伝導型電子放出素子の一つの素子電極に夫々X方向の配線、Y方向配線を接続した配列方式が挙げられる。これを以後単純マトリクス配列と呼ぶ。また、この単純マトリクス配列について詳述する。

【0120】前述した表面伝導型電子放出素子の基本的特性によれば、単純マトリクス配列された表面伝導型電子放出素子における放出電子は、しきい値電圧を超える電圧では、対向する素子電極間に印加するパルス状電圧の波高値とパルス幅で制御できる。一方、しきい値電圧以下では殆ど電子は放出されない。従って、多数の表面伝導型電子放出素子を配置した場合においても、個々の素子に上記パルス状電圧を適宜印加すれば、入力信号に応じて表面伝導型電子放出素子を選択し、その電子放出量が制御でき、単純マトリクス配列だけで個別の表面伝導型電子放出素子を選択して独立に駆動可能となる。

【0121】単純マトリクス配列はこのような原理に基

づくもので、本発明の電子源の一例である、この単純マトリクス配列の電子源の構成について図9に基づいて更に説明する。

【0122】図9において基板1は既に説明したようなガラス板等であり、この基板1上に配列された本発明の表面伝導型電子放出素子104の個数及び形状は用意に応じて適宜設定されるものである。

【0123】m本のX方向配線102は、夫々外部端子 $D_1 \times 1, D_2 \times 2, \dots, D_m \times m$ を有するもので、基板1上に、真空蒸着法、印刷法、スパッタ法等で形成した導電性金属等である。また、多數の表面伝導型電子放出素子104にはほぼ均等に電圧が供給されるように、材料、膜厚、配線幅が設定されている。

【0124】n本のY方向配線103は、夫々外部端子 $D_y_1, D_y_2, \dots, D_y_n$ を有するもので、X方向配線102と同様に形成される。

【0125】n本の電界補正電極用配線106は、夫々外部端子 $D_c_1, D_c_2, \dots, D_c_n$ を有するもので、Y方向配線103と同様に作成され、Y方向配線103と一本づつ交互に並列に形成されている。

【0126】これらm本のX方向配線102と、n本のY方向配線103及びn本の電界補正電極用配線106間に、不回示の層間絶縁層が設置され、電気的に分離されて、マトリクス配列を構成している。尚、このm、nは共に正の整数である。

【0127】不回示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等で形成されたSiO₂等であり、Y方向配線103及び電界補正電極用配線106を形成した基板1の全面成は一部で所望の形状で形成され、特に、Y方向配線103及び電界補正電極用配線106と、X方向配線102の交差部の電位差に耐え得るように、膜厚、材料、製法が適宜設定される。

【0128】更に、表面伝導型電子放出素子104の対向する素子電極（不回示）及び電界補正電極（不回示）が、それぞれm本のX方向配線102と、n本のY方向配線103と、n本の電界補正電極用配線106と共に、真空蒸着法、印刷法、スパッタ法等で形成された導電性金属等からなる結線105によって電気的に接続されているものである。

【0129】ここで、m本のX方向配線102と、n本のY方向配線103と、n本の電界補正電極用配線106と、結線105とは、その構成元素の一部あるいは全部が同一であっても、また大々異なっていてもよく、前述の素子電極の材料等より適宜選択される。また、表面伝導型電子放出素子104は、基板1あるいは不回示の層間絶縁層上どちらに形成してもよい。

【0130】また、詳しく述べるが、前記X方向配線102には、X方向に配列された表面伝導型電子放出素子104の行を入力信号に応じて走査するため、走査信号を印加する不回示の走査信号印加手段が電気的に

接続されている。一方、Y方向配線103には、Y方向に配列された表面伝導型電子放出素子104の列の各列を入力信号に応じて交調するために、交調信号を印加する不回示の交調信号発生手段が電気的に接続されている。更に、各表面伝導型電子放出素子104に印加される駆動電圧は、当該表面伝導型電子放出素子104に印加される走査信号と交調信号の差電圧として供給されるものである。

【0131】次に、以上のような単純マトリクス配置の電子源を用いて構成される本発明の画像形成装置の一例を、図10～図12を用いて説明する。尚、図10は表示パネル201の基本構成図であり、図11は蛍光膜114を示す图であり、図12は图10の表示パネル201で、NTSC方式のテレビ信号に応じてテレビジョン表示を行なうための駆動回路の一例を示すブロック図である。

【0132】図10において、1は上述のようにして本発明の表面伝導型電子放出電子を配置した電子管の基板、111は基板1を固定したアリアーレート、116はガラス基板113の内面に両側形成部材であるところの蛍光膜114とメタルバック115等が形成されたフェースプレート、112は支持枠である。アリアーレート111、支持枠112及びフェースプレート116は、これらのは接合部分にフリットガラス等を接着し、大気中あるいは還素中で400～500°Cで10分以上加熱することで封着して、外開器118を構成している。

【0133】図10において、102、103は、表面伝導型電子放出素子104の一対の素子電極4、5(図1参照)と接続されたX方向配線及びY方向配線で、夫々外部端子D1ないしLD×m、Dy1ないしDynを有している。また、106は表面伝導型電子放出素子104の電界掃引電極を接続された配線で、外部端子Dc1ないしDcnを有している。

【0134】外開器118は、上述の如く、フェースプレート116、支持枠112、アリアーレート111で構成されている。しかし、アリアーレート111は主に基板1の強度を補強する目的で設けられるものであり、基板1全体で十分な強度を持つ場合は別体のアリアーレート111は不要で、基板1に直接支持枠112を封着し、フェースプレート116、支持枠112、基板1にて外開器118を構成してもよい。また、フェースプレート116、アリアーレート111の間にスペーサーと呼ばれる不回示の支持体を更に設置することで、大気圧に対して十分な強度を有する外開器118とすることもできる。

【0135】蛍光膜114は、モノクロームの場合は蛍光体122のみからなるが、カラーの蛍光膜114の場合、蛍光体122の2種類により、ブラックストライプ(図11(a))あるいはブラックマトリクス(図11(b))と呼ばれる黒色薄電材121と蛍光体122との構成される。ブラックストライプ、ブラックマトリ

クスが設けられる目的は、カラー表示の場合必要となる二原色の各蛍光体122間の境り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜114における外光反射によるコントラストの低下を抑制することである。黒色薄電材121の材料としては、通常良く用いられている黒鉛を主成分とする材料だけでなく、導電性があり、光の透過及び反射が少ない材料であれば他の材料を用いることもできる。

【0136】ガラス基板113に蛍光体122を塗布する方法としては、モノクローム、カラーによらず、沈澱法や印刷法が用いられる。

【0137】また、図10に示されるように、蛍光膜114の内面側には通常メタルバック115が設けられる。メタルバック115の目的は、蛍光体122(図1参照)の発光のうち内面側の光をフェースプレート116側へ鏡面反射することにより輝度を向上することと、電子ビーム加速電圧を印加するための電極として作用すること、外開器118内で発生した負イオンの衝突によるダメージからの蛍光膜112の保護等である。メタルバック115は、蛍光膜114の作製後、蛍光膜114の内面側表面の平滑化処理(通常フィルミングと呼ばれる)を行い、その後H1を真空蒸着等で堆積することで作製される。

【0138】フェースプレート116には、更に蛍光膜114の導電性を高めるため、蛍光膜114の外側側に透明電極(不回示)を設けるものもある。

【0139】前述の封着を行う際、カラーの場合は各色蛍光体122と表面伝導型電子放出素子104とを対応させなくてはいけないため、十分な位置合わせを行なう必要がある。

【0140】外開器118内は、前述の安定化工程と同様に、適宜加熱しながら、イオンポンプ、ソーブショーンポンプ等のオイルを使用しない排気装置により不回示の排気管を通じて排気し、 10^{-7} torr程度の真空度の有機物質の十分に少ない状態にした後、封止される。また、外開器118の封止後の真空度を維持するためにゲッター処理を行なうことができる。これでは、外開器118の封止を行なう直前あるいは封止後に抵抗加熱あるいは高周波加熱等により、外開器118内の所定の位置に配置したゲッター(不回示)を加熱し、蒸着膜を形成する処理である。ゲッターは通常Fe等が主成分であり、該蒸着膜の吸着作用により、例えば 1×10^{-7} torr以上の真空度を維持するためのものである。

【0141】尚、前述したフォーミング処理以前の表面伝導型電子放出素子の各製造工程は、通常、外開器118の封止直前に行われるもので、その内容は前述した通りである。

【0142】上述の表示パネル201は、例えば図12に示されるような駆動回路で駆動することができる。尚、図12において、201は表示パネル、202は走査

卷回路、203は制御回路、204はシフトレジスタ、205はラインメモリ、206は同期信号分離回路、207は変調信号発生器、V_x及びV_aは直流電圧源である。

【0143】図12に示されるように、表示パネル201は、外部端子D_x1ないしD_{xm}、外部端子D_y1ないしD_{yn}及び直流端子V_aを介して外部の電源回路と接続されている。この内、外部端子D_x1ないしD_{xm}には前記表示パネル201内に設けられている表面伝導型電子放出素子、即ち各1行の行列状にマトリクス配置された表面伝導型電子放出素子群を1行(1素子ずつ)順次駆動して行くための走査信号が印加される。

【0144】一方、端子D_y1ないし外部端子D_{yn}には、前記走査信号により選択された1行の各表面伝導型電子放出素子の出力電子ビームを制御するための変調信号が印加される。

【0145】また、外部端子D_c1ないしD_{cn}には、外部の直流電圧源V_cより直流電圧が供給される。この直流電圧は、通常、電子放出素子の極偏側素子極に印加する電位より高電位に設定し、蛍光体に到達する電子量を増やす効果を持つ。

【0146】また、直流端子V_aには、直流電圧源V_aより、例えば10kVの直流電圧が供給される。これは表面伝導型電子放出素子により出力される電子ビームに、並光体を励起するのに十分なエネルギーを付与するための加速電圧である。

【0147】走査回路202は、内部にm個のスイッチング素子(図12中S₁ないしS_mで模式的に示す)を備えるもので、各スイッチング素子S₁~S_mは、直流電圧源V_xの出力電圧をしくは0V(グランドレベル)のいずれか一方を選択して、表示パネル201の外部端子D_x1ないしD_{xm}と電気的に接続するものである。各スイッチング素子S₁~S_mは、制御回路203が送出する制御信号T_{scanned}に基づいて動作するもので、実際には、例えばBTのようないくつかのスイッチング機能を有する素子を組み合わせることにより容易に構成することが可能である。

【0148】本例における前記直流電圧源V_xは、前記表面伝導型電子放出素子の特性(しきい値電圧)に基づき、走査されていない表面伝導型電子放出素子に印加される駆動電圧がしきい値電圧以下となるような一定電圧を送出するよう設定されている。

【0149】制御回路203は、外部より入力される画像信号に基づいて適切な表示が行われるように、各部の動作を整合させる動作を持つものである。次に説明する同期信号分離回路206より送られる同期信号T_{sync}に基づいて、各部に対してT_{scan}、T_{shift}及びT_{mr}の各制御信号を発生する。

【0150】同期信号分離回路206は、外部から入力されるNTSC方式のテレビ信号から、同期信号成分と

輝度信号成分を分離するための回路で、よく知られているように、周波数分離(フィルター)回路を用いれば、容易に構成できるものである。同期信号分離回路206により分離された同期信号は、これもよく知られるように、垂直同期信号と水平同期信号よりなる。ここでは、説明の便宜上T_{sync}として図示する。一方、前記テレビ信号から分離された画像の輝度信号成分を便宜上DATA信号と図示する。このDATA信号はシフトレジスタ204に入力される。

【0151】シフトレジスタ204は、時系列的にシリアル入力される前記DATA信号を、画像の1ライン毎にシリアル/パラレル変換するためのもので、前記制御回路203より送られる制御信号T_{shift}に基づいて動作する。この制御信号T_{shift}は、シフトレジスタ204のソフトクロックであると言えてもよい。また、シリアル/パラレル変換された画像1ライン分(表面伝導型電子放出素子のn素子分の駆動データに相当する)のデータは、T_d1ないしT_dnの個の並列信号として前記シフトレジスタ204より出力される。

【0152】ラインメモリ205は、画像1ライン分のデータを必要時間だけ記憶するための記憶装置であり、制御回路203より送られる制御信号T_{memory}に従って直線1d1ないし1dnの内容を記憶する。記憶された内容は、1d₁ないし1d_nとして出力され、変調信号発生器207に入力される。

【0153】変調信号発生器207は、前記画像データ1d₁ないし1d_nの各々に応じて、表面伝導型電子放出素子の各々を適切に駆動変調するための信号源で、その出力信号は、端子D_y1ないしD_{yn}を通じて表示パネル201内の表面伝導型電子放出素子に印加される。

【0154】前述したように、表面伝導型電子放出素子は電子放出が明確なしきい値電圧を有しており、しきい値電圧を超える電圧が印加された場合のみ電子放出が生じる。また、しきい値電圧を超える電圧に対しては表面伝導型電子放出素子への印加電圧の変化に応じて放出電流も変化して行く。表面伝導型電子放出素子の材料、構成、製造方法を変えることにより、しきい値電圧の値や印加電圧に対する放出電流の変化度合いが変わることがあるが、いずれにしても以下のことがいえる。

【0155】即ち、表面伝導型電子放出素子にパルス状の電圧を印加する場合、例えばしきい値電圧以下の電圧を印加しても電子放出は生じないが、しきい値電圧を超える電圧を印加する場合には電子放出を生じる。その際、第1には電圧パルスの波高値を変化させることにより、出力される電子ビームの強度を調節することが可能である。第2には、電圧パルスの幅を変化させることにより、出力される電子ビームの電荷の量を調節することが可能である。

【0156】従って、入力信号に応じて表面伝導型電子

放出電子を変調する方式としては、電圧変調方式とパルス幅変調方式とが挙げられる。電圧変調方式を行う場合、変調信号発生器207としては、一定の長さの電圧パルスを発生するが、入力されるデータに応じて適宜パルスの高さを変調できる電圧変調方式の回路を用いる。また、パルス幅変調方式を行う場合、変調信号発生器207としては、一定の高さの電圧パルスを発生するが、入力されるデータに応じて適宜パルス幅を変調できるパルス幅変調方式の回路を用いる。

【0157】シフトレジスタ204やラインメモリ205は、デジタル信号式のものでもアナログ信号式のものでもよく、画像信号のシリアル／パラレル変換や記憶が所定の速度で行えるものであればよい。

【0158】デジタル信号式を用いる場合には、同期信号分離回路206の出力信号DATAをデジタル信号化する必要がある。これは同期信号分離回路206の出力部にハザード変換器を設けることで行える。
【0159】また、これと同様して、ラインメモリ205の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器207に設けられる回路が若干異なるものとなる。

【0160】即ち、デジタル信号で電圧変調方式の場合、変調信号発生器207には、例えばよく知られているD・A変換回路を用い、必要に応じて増幅回路等を付け加えればよい。また、デジタル信号でパルス幅変調方式の場合、変調信号発生器207は、例えば高速の充放電器及び充放電器の出力数を計数する計数器（カウンタ）及び計数器の出力値と前記メモリの出力値を比較する比較器（コンパレータ）を組み合わせた回路を用いることで容易に構成ができる。更に、必要に応じて、比較器の出力するパルス幅変調された変調信号を表面伝導型電子放出素子の駆動電圧にまで抵抗増幅するための増幅器を付け加えてもよい。

【0161】一方、アナログ信号で電圧変調方式の場合、変調信号発生器207には、例えばよく知られているオペアンプ等を用いた増幅回路を用いればよく、必要に応じてレベルシフト回路等を付け加えてもよい。また、アナログ信号でパルス幅変調方式の場合、例えばよく知られている電圧制御型充放電回路（VCO）を用いえばよく、必要に応じて表面伝導型電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付け加えてもよい。

【0162】以上のような表示パネル201及び駆動回路を有する本発明の画像形成装置は、外部端子D₁～D_n及びD₁～D_mから電圧を印加することにより、任意の表面伝導型電子放出素子から電子を放出させることができ、高周波ドリブンにて、メタルバッカ111あるいは透明電極（不透明）に高電圧を印加して電子ビームを加速し、加速した電子ビームを光放熱114に衝突することで生じる励起・発光によって、NTS

O方式のテレビ信号に応じてテレビジョン表示を行うことができるものである。

【0163】尚、以上説明した構成は、表示等に用いられる本発明の画像形成装置を得る上で必要な構造構成であり、例えば各部材の材料等、詳細な部分は上述の内容に限られるものではなく、画像形成装置の用途に適するよう、適宜選択されるものである。また、入力信号としてNTSC方式を挙げだが、本発明に係る画像形成装置はこれに限られるものではなく、PAL、SECAM方式等他の方式でもよく、更にはこれらよりも多数の走査線からなるTV信号、例えばMUSE方式をはじめとする高品位TV方式でもよい。

【0164】次に、前記の様子型配置の電子源及びこれを用いて構成される本発明の画像形成装置の一例について図1及び図14を用いて説明する。

【0165】図13において、1は基板、104は表面伝導型電子放出素子、304は表面伝導型電子放出素子104を接続する共通配線で10本設けられており、各々外部端子D₁～D₁₀を有している。

【0166】表面伝導型電子放出素子104は、基板1上に並列に複数個配置されている。これを素子行と呼ぶ。そして、この素子行が複数行配置されて電子源を構成している。

【0167】各素子行の共通配線304（例えば外部端子D₁とD₂の共通配線304）間に適宜の駆動電圧を印加することで、各素子行を独立に駆動することができる。即ち、電子ビームを放出せない素子行にはしきい電圧を超える電圧を印加し、電子ビームを放出せたくない素子行にはしきい電圧以下の電圧を印加するようにすればよい。このような駆動電圧の印加は、各素子行間に位置する共通配線D₂～D₉について、先々相接する共通配線304、即ち夫々相接する外部端子D₂とD₃、D₄とD₅、D₆とD₇、D₈とD₉の共通配線304を一体の同一配線としても行うことができる。

【0168】図14は、上記様子型配置の電子源を備えた表示パネル301の構造を示す図である。

【0169】図14において、302はグリッド電極、303は電子が通過するための開口、D₁～D_mは各表面伝導型電子放出素子に電圧を印加するための外部端子、G₁～G_nはグリッド電極302に接続された端子であり、DC₁～DC_nは、各表面伝導型電子放出素子の電界補正電極に電圧を印加するための外部端子である。また、各素子行間の共通配線304は一体の同一配線として基板1上に形成されている。

【0170】尚、図14において図10と同じ符号は同じ部材を示すものであり、図10に示される単純マトリクス配置の電子源を用いた表示パネル201との大きな違いは、基板1とフェースプレート116の間にグリッド電極302を備えている点である。

【0171】基板1とフェースプレート116の間に、上記のようにグリッド電極302が設けられている。このグリッド電極302は、表面伝導型電子放出素子104から放出された電子ビームを交換することができるもので、様子型配置の素子行と直行して設けられたストライプ状の電極に、電子ビームを通過させるために、各表面伝導型電子放出素子104に対応して1個ずつ円形の開口303を設けたものとなっている。

【0172】グリッド電極302の形状や配置位置は、必ずしも図14に示すようなものでなくともよく、開口303をメッシュ状に複数設けることもあり、またグリッド電極302を、例えば表面伝導型電子放出素子104の周囲や近傍に設けてもよい。さらには、電界補正電極そのものをグリッドとして用いることもできる。つまり、アノードに達する電荷量は図8に示したように電界補正電極に加える電圧V_Aによって制御できる。つまり、表面伝導型電子放出素子104から放出された電子ビームを交換することができるため、様子型配置の素子行と直行して設けられた電界補正電極に加える電圧を変化させて、下記に示す方法で画像を1ラインづつ表示することが可能となる。

【0173】外部端子1～Dm及びG1～Gnは小図示の駆動回路に接続されている。そして、素子行を1列ずつ順次駆動(走査)していくのと同期してグリッド電極302の列に面積114%の交調信号を印加することにより、各電子ビームの蛍光膜114への照射を制御し、画像を1ラインずつ表示することができる。

【0174】以上のように、本発明の前像形装置は、単純マトリクス配置及び様子型配置のいずれの本発明の電子源を用いても得ることができ、上述したテレビジョン装置の表示装置のならず、テレビ会議システム、コンピューター等の表示装置として好適な両像形装置が得られる。更には、感光ドラムと構成した光アーリンターの露光装置としても用いることができるものである。【0175】

【実施例】以下に実施例を挙げ、本発明更に説明する。

【0176】【実施例1】本実施例では、図1に示した構成の本発明の表面伝導型電子放出素子を製造し、その電子放出特性について行った実験について説明する。

尚、図1(a)は素子の平面図を、図1(b)は断面図を示している。

【0177】先ず、図4を用いて本実施例の表面伝導型電子放出素子の製造方法を説明する。

【0178】【工程-a】清浄化した貴板ガラス上に厚さ0.5μmのシリコーン化粧膜をスパッタ法で形成した基板1上に、素子電極4、5及び電界補正電極7のパターンをホトレジスト(ERD-2000N-4J/日立化成社製)で形成し、真空蒸着法により、厚さ50μのTi、厚さ1000ÅのNiを順次堆積した。ホトレジス

トパターンを有機溶剤で溶解し、Ni/Ti堆積膜をリフトオフして、素子電極4、5及び電界補正電極7を形成した。

【0179】尚、素子電極間隔G1は2μmとし、素子電極の長さL1を300μmとした。また、陰極側素子電極4の幅W1は2μmとし、スペーシングG2を2μmとしてそのすぐ外側に長さ300μm、幅W3が300μmの電界補正電極7を配置されるようにした。

【0180】【工程-1】統いて、素子電極間ギャップG1及びこの近傍に開口を有するマスクを用い、その上に開口1000入のCr膜を真空蒸着により堆積・パターニングし、その上に有機Pd(c-cp4230/奥野製作所製)をスピナーニにより回転蒸着し、300°Cで10分間の加熱焼成処理をした。次に、Cr膜を酸エッチャントによりエッチングして所望の導電性膜3のパターンを形成した。

【0181】尚、導電性膜3の長さL2は50μmとした。また、こうして形成された主として酸化パラジウムよりなる微粒子からなる導電性膜3の膜厚は100Å、シート抵抗値は2×10⁻⁴Ω/□であった。

【0182】【工程-1c】次に、素子電極4、5、電界補正電極7及び電子放出部形成用薄膜3を形成した上記基板1を図6の測定評価系の真空装置5内に設置し、循環ポンプ8にて排気して、真空装置5内を2×10⁻⁴Torrの真空中度とした。この後、素子の素子電圧V_Sを印加するための電源51より、素子電極4、5間に電圧を印加し、通電処理(フォーミング処理)を行ない、電子放出部2を形成した。このフォーミング処理には図5(h)に示した電圧波形を用いた。

【0183】本実施例では、図5(h)中のT1を1ミリ秒、T2を10ミリ秒とし、三角波ではなく矩形波を用い、矩形波の波高値(フォーミング時のピーク電圧)は0.1Vステップで昇圧し、フォーミング処理を行った。また、フォーミング処理中は、同時に、0.1Vの電圧でT2間に抵抗測定パレスを挿入して素子抵抗を測定した。尚、フォーミング処理終了時は、抵抗測定パレスでの測定値が約1MΩ以上になった時と、同時に、素子への電圧の印加を終了した。その結果、本実施例の素子ではフォーミング時の電圧V_Sが約0.0V程度であった。

【0184】【工程-d】統いて、フォーミング処理した素子に、上記工程cと同じ周期T2、パルス幅T1の波高1.1Vの矩形波を印加して、約30分間、活性化処理を行った。尚この時の真空装置5内の真空中度は1.5×10⁻⁴Torrであった。

【0185】以上のようにして作製した電子放出素子を素子Aと呼ぶ。また、電界補正電極7を設けないこと以外は、上記素子Aと全く同様にして比較用の素子を作製した。以下、これを素子Bと呼ぶ。

【0186】上記素子A及び素子Bの電子放出特性の測

定を、引き続き上記の測定装置を用いて行った。尚、測定条件は、アノード電圧21と電子放出素子間の距離 l_1 を5mm、アノード電圧21の電位を5kV、真空装置57内の真空度を 1×10^{-4} Torrとした。

【0187】素子A、Bとも、素子電流4、5間に素子電圧を1.6V印加して、その時に流れる素子電流 I_e 及び放出電流 I_a を測定した。その結果、素子A、素子Bとともに、測定初期より、安定した素子電流 I_e 、放出電流 I_a が観察された。

【0188】また、素子Aにおいて電界補正電極7に加える電圧 V_a を変えながら放出電流 I_a を測定したところ、図15に示すような結果が得られた。即ち、電界補正電極7に加える電圧 V_a によって電子放出効率は変わらず、この補正電圧 V_a に対して電子放出効率は単調に増加する傾向に向った。また、前述の(3)式を適用すれば範囲内特に高い電子放出効率が得られた。具体的には、補正電圧 $V_a = 3.000$ V、素子電圧 $V_s = 1.6$ Vのとき、素子電流 I_a が0.8mAであったので、電子放出効率はおよそ2.0%となつた。

【0189】一方、比較用の素子Bにおいては、素子電圧 V_s が1.6Vのとき、素子電流 I_a が0.8mA、放出電流 I_e が0.8mAと測定され、電子放出効率は0.1%であった。

【0190】以上より、本発明による素子Aは、従来の素子に比べて最大で20倍程度の高い電子放出効率を示したことになる。つまり、素子Aでは、一旦空中に放出された電子のうち、再び電極に落ちてしまう部分を抑えることができたと考えられる。

【0191】【実施例1】実施例1においては、電界補正電極7を素子電極4、5と同じ面内に配置していたが、本実施例では図16に示されるように、電界補正電極7を素子電極4、5と同一平面上にない位置に形成した。

【0192】尚、図16において図1の符号と同一符号のものは同等部材を示している。また、素子製造及び電子放出特性の測定の実験は実施例1に準じて行われたため、その詳細については省略する。

【0193】本実施例においては、陰極側素子電極4の幅 W_1 は2μm、陰極側素子電極4と電界補正電極7の間の段差は2μm、陰極側素子電極4と電界補正電極7の水平方向の間隔 G は4μm、電界補正電極7の長さ L_1 は300μmとした。

【0194】本実施例の素子では、実施例1と同様な駆動条件のもとで、素子電流 I_a は0.8mA、放出電流 I_e は電界補正電極7に印加する電圧 V_a に対して図17のように変化した。補正電圧 V_a としては、実施例1に比べて高い電圧が必要となるが、 $V_a = 3.000$ Vのとき、電子放出効率は約1.5%であった。

【0195】【実施例3】実施例1、2では、電界補正電極7を陰極側素子電極4の間に配置した例を示したが、本

実施例では、電界補正電極7を陽極側素子電極4に接続して配置した例を示す。

【0196】図18に本実施例の電子放出現象を示す。図18(a)は平面図、図18(b)は図18(a)のA-A'断面図であり、図1の符号と同一符号のものは、同等部材を示している。

【0197】本実施例の素子製造及び電子放出特性の測定の実験は、実施例1、2に準じて行われたため、その詳細については省略する。

【0198】本実施例においては、陽極側素子電極5の幅 W_2 は2μm、陽極側素子電極5と電界補正電極7との間の段差は2μm、陽極側素子電極5と電界補正電極7の水平方向の間隔 G_2 は4μm、電界補正電極7の長さ L_2 は300μmとした。

【0199】本実施例の素子では、実施例1と同様な駆動条件のもとで、素子電流 I_a は0.8mA、放出電流 I_e は電界補正電極7に印加する電圧 V_a に対して図19のように変化した。 $V_a = 1.0$ V付近に放出電流 I_e のピークを持つのは、素子電極4に対して低い位置に電界補正電極を設けたためと考えられる。

【0200】【実施例4】実施例2、3においては、基板1の張り下がった部位に電界補正電極7を形成したが、本実施例では図20に示されるように、電界補正電極7を素子電極4、5よりも基板1上の高い位置(測定時ににおけるアノード電極寄り)に形成した。

【0201】尚、図20において図1の符号と同一符号のものは、同等部材を示している。また、素子製造及び電子放出特性の測定の実験は実施例1に準じて行われたため、その詳細については省略する。

【0202】本実施例においては、陰極側素子電極4の幅 W_1 は2μm、陰極側素子電極4と電界補正電極7の間の段差は2μm、陰極側素子電極4と電界補正電極7の水平方向の間隔 G_2 は4μm、電界補正電極7の長さ L_2 は300μmとした。

【0203】本実施例の素子では、実施例1と同様な駆動条件のもとで、素子電流 I_a は0.8mA、放出電流 I_e は電界補正電極7に印加する電圧 V_a に対して図21のように変化した。補正電圧 V_a としては、実施例1及び実施例3に比べて低い電圧でよく、 $V_a = 3.000$ Vのとき、電子放出効率は約2.3%であった。

【0204】【実施例5】実施例2、3においては、電界補正電極7を、基板1を張り下がった部位に素子電極4、5と平行に形成したが、本実施例では図22に示さる傾斜して形成したものである。

【0205】実施例3においては、電界補正電極7に印加する電圧を高くしすぎると、電界補正電極7側に飛来してきた電子は全てこの上に落下してしまうようになる。これは、アノード電圧によって電界補正電極7の上部に作られる電界よりも、電界補正電極7に印加される

電圧による電界の方が大きくなってしまうためである。【0206】このため本実施例では、図22の構成とすることにより、上記の現象を抑制し、しかも、電界補正電極7に印加する電圧によって電子を遠くに飛来させようとするものである。

【0207】尚、図22において図1の符号と同一符号のものは同等部材を示している。また、第1制御及び電子放出特性の測定の実験は実験例1に準じて行われるため、その詳細は省略する。

【0208】本実施例の表面伝導型電子放出素子においては、素子電極4、5の間隔G1は2μm、陽極側素子電極4の幅W1は2μm、陰極側素子電極5と電界補正電極7の間隔G2は4μm、電界補正電極7の幅W3は300μm、段差部分の高さD1を2μm、電界補正電極7の傾き角θが4.5度とした。

【0209】本実施例の素子では、実験例1と同様の駆動条件のもとで、素子電流I_fは1.5mA、放出電流I_eは電界補正電極7に印加する電圧V_cに対して図23のように変化した。

【0210】本実施例では、実験例3に比べて、同じ効率を得るにはより高い電圧V_cが必要になるが、V_cが低い電圧のとき電子が電界補正電極7に落ちることなくアノード電極21（図6参照）に到達するため、ピーク状に効率の良い点が現れる。また、V_cが高い電圧のとき（200V）は、高い電子放出効率（約0.67%）が得られた。

【0211】【実験例6】本実施例は、先述したような蛍光板の「焼け」による劣化を防止するために、電子放出効率を一定に保持しつつ、電子ビームの形状を制御したものである。

【0212】本実施例で用いた電子放出素子の構造は、実験例1の構造（図1参照）と同一のものである。図24に、電界補正電極に加える電圧と、アノード電圧を同時に変化させ、かつ、電場の特異点22の位置が一定になるように制御したときの、電場分布の模式図と、電子軌道（実線矢印）の模式図を示す。

【0213】本実施例では、電子放出素子とアノード板21との距離hを、 5×10^{-3} [m]、電離位置と、陰極側素子電極と電界補正電極のギャップの中央部の距離bを、 4×10^{-3} [m]とした。このため、前記(9)式中の $h/\pi b = 5 \times 10^{-3} / (3.14 \times 4 \times 10^{-3}) = 4.00$ であるので、前記(9)式の値、即ち $V_c + 4000V$ を一定にするように、より具体的には $V_c + 4000V = 14000$ [V]となるように、経時に電界補正電極の電位を25Vから30V、アノード電位を2KVから4KVまで変化させた。これら電位の変化にしたがって、電子の放出効率は変化しなかったが、電子のアノード板21での到達位置は、図24(a)、(b)の上部に示した強度分布のように変化した。

【0214】以上のように、本実施例では、アノード板に蛍光体を置いた際に経時に上記の操作をする事によって、輝度を変化させる事なく、蛍光体の劣化を防ぐ事が可能となった。

【0215】【実験例7】本実施例では、本発明の表面伝導型電子放出素子の多層膜を単純マトリクス配置した図9に示したような電子源を用いて、図10に示したような画像形成装置を作製した例を説明する。

【0216】複数の導電性膜がマトリクス配線された基板1の一部の平面図を図25に示す。また、図中のA-A'断面図を図26に示す。但し、図9、図10、図25及び図26において同じ符号は同じ部材を示す。

【0217】ここで1は基板、102はX方向配線（上面線とも呼ぶ）、103はY方向配線（下配線とも呼ぶ）、106は電界補正電極用配線、3は導電性膜、4は陽極側素子電極、5は陰極側素子電極、401は層間絶縁層、402は陽極側素子電極5と下配線103との電気的接続のためのコンタクトホールである。

【0218】先ず、本実施例の電子源の製造方法を工程順に従って具体的に説明する。

【0219】【工程-a】十分に清浄化した背板ガラス上に厚さ0.5μmのシリコン酸化膜をスピッタ法で形成した素板1上に、真空蒸着により、厚さ5nmのC_r、厚さ600nmのAl_xC_rを順次堆積した後、ホトレジスト（AZ1370/ヘキスト社製）をスピッタナーにより回転露布し、ペークした後、ホトマスク像を露光、現像して、下配線103、電界補正電極7及びその配線106のレジストパターンを形成し、Al_xC_r堆積膜をウェットエッチングして、所望の形状の下配線103、及び電界補正電極7及び配線106を形成した。

【0220】【工程-b】次に、厚さ1.0μmのシリコン酸化膜からなる層間絶縁層401をRFスパッタ法により堆積した。

【0221】【工程-c】工程-bで堆積したシリコン酸化膜にコンタクトホール402を形成するためのホトレジストパターンを作り、これをマスクとして層間絶縁層401をエッチングしてコンタクトホール402を形成すると共に、電界補正電極7上のシリコン酸化膜を除去した。エッチングはCF₄、H₂ガスを用いたRIE（Reactive Ion Etching）法によった。

【0222】【工程-d】その後、素子電極パターンをホトレジスト（RD-2000N-41/日立化成社製）で形成し、真空蒸着法により、厚さ5nmのTi_i、厚さ1000nmのNi_iを順次堆積した。ホトレジストパターンを有機溶剤で溶解し、Ni_i/Ti_i堆積膜をリフトオフし、素子電極4、5を形成した。尚、素子電極間ギャップの形状は実験例2と同様とした。

【0223】【工程-e】素子電極4、5の上に上配線102のホトレジストパターンを形成した後、厚さ5n

mのT1、厚さ500nmのAlを順次真空蒸着により堆積し、リフトオフにより不要の部分を除去して、所望の形状の上配線102を形成した。

【0224】【工程-T】次に、導電性膜3を形成するために、素子電極間ギャップ及びこの近傍に開口を有するメタルマスクにより、膜厚1000ÅのCr膜を真空蒸着により堆積・パターニングし、その上有機Pd (coco 4230/東野製薬(株)製)をスピッナーにより回転塗布し、300°Cで10分間の加熱焼成処理をした。こうして形成されたとして酸化パラジウムよりも微粒子からなる導電性膜3の膜厚は約100Å、シート抵抗値は $5 \times 10^4 \Omega/\square$ であった。

【0225】【工程-g】上記Cr膜及び焼成後の導電性膜3を酸エッチャントによりエッチングして所望のパターンを形成した。

【0226】【工程-h】コンクリートホール402部分以外にレジストを塗布してパターンを形成し、真空蒸着により厚さ5nmのTi、厚さ50nmのAlを順次堆積した。リフトオフにより不要の部分を除去することにより、コンクリートホール402を埋め込んだ。

【0227】以上の工程により、純錫基板1上に界縫補正電極7及び配線106、下配線103、隣接絶縁層401、上配線102、素子電極4、5、導電性膜3等を形成し、未フォーミングの電子源を得た。

【0228】次に、以上のようにして作製した複数の導電性膜3がマトリクス配線された基板1(図25)を用いて画像形成装置を作製した。作製手順を図10と図11を用いて説明する。

【0229】先ず、上記板状の導電性膜3がマトリクス配線された基板1(図25)をリアプレート111上に固定した後、基板1の5mm上方に、フェースプレート110(ガラス基板113の内面に蛍光膜114とメタルパック115が形成されて構成される)を支持件112を介して配置し、フェースプレート110、支持件112、リアプレート111の後部にフリットガラスを塗布し、大気中で430°Cで10分以上焼成することで封締した。またリアプレート111への基板1の固定もフリットガラスで行った。

【0230】画像形成部材であるところの蛍光膜114は、カラーを実現するために、ストライプ形状(図11(ア)参照)の発光体とし、先にブラックストライプを形成し、その前縫部にストライプ法により各色蛍光膜112を塗布して蛍光膜114を作製した。ブラックストライプの材料としては、通常よく用いられている墨鉛を主成分とする材料を用いた。

【0231】次に、蛍光膜114の内面側にはメタルパック115を設けた。メタルパック115は、蛍光膜114の作製後、蛍光膜114の内面側表面の平滑化処理(油溶、フィルミングと呼ばれる)を行い、その後、A1を真空蒸着することで作製した。

【0232】フェースプレート110には、更に蛍光膜114の導電性を高めるため、蛍光膜114の外周側に透明電極を投げる場合もあるが、本実施例ではメタルパック115のみで十分な導電性が得られたので省略した。

【0233】前述の封締を行う際、カラーの場合は各色发光体122と表面伝導型電子放出素子104とを対応させなくてはいけないため、十分な位置合わせを行った。

【0234】以上のようにして完成した外器器118内の穿孔気を排気管(不図示)を通じ真空ポンプにて10 $\times 10^{-3}$ Torr程度の真空度まで排気した後、外部端子Dx1ないしDxMとDy1ないしDynを通じ、表面伝導型電子放出素子104の素子電圧V_A、5間に電圧Vを印加し、前述のフォーミング処理を行い、電子放出部2を形成した。

【0235】フォーミング処理には図5(b)に示した電界波形(但し、三角波ではなく矩形波)を用いた。本実施例ではT1を1ミリ秒、T2を10ミリ秒とした。

【0236】このようにして形成された電子放出部2は、パラジウム元素を主成分とする微粒子が分配配置された状態となり、その微粒子の平均粒径は30Åであった。

【0237】次にフォーミングと同一のT1、T2を有する矩形波(波高14V)で、アセトンを10 $\times 10^{-3}$ Torr導入して、蒸気電流I_v、放出電流I_eを測定しながら、活性化処理を行った。

【0238】この後、不図示の排気管を通じ、外器器118内を10 $\times 10^{-3}$ Torr程度の真空度まで排気し、該排気管をガスバーナーで熱することで溶着し、外器器118の封止を行った。最後に、封止後の真空度を維持するために、高周波加熱法でカッター処理を行った。ゲッターバイアルを主成分とした。

【0239】以上のようにして完成した表示パネル2-0-1(図10参照)において、容器外端子Dx1ないしDxMとDy1ないしDynを通じ、走査信号及び変調信号等を不図示の信号発生手段より各大きな表面伝導型電子放出素子104に印加することにより電子放出させ、容器外端子Dc1ないしDcnを通じて一定電圧を印加しながら、高圧端子Hvを通じてメタルパック114に數kV以上の高圧を印加して、電子ビームを加速しながら、電子ビームを加速させ、蛍光膜114に衝突させ、励起・発光させることで画像表示を行うことができた。

【0240】本実施例では、各電子放出素子から放出される電子子を制御を、単純マトリクスにより各電子放出素子を駆動させて行なったが、先の実施例でも説明したように、本発明の電子放出素子は、電界補正電極に印加する電圧V_Bを変化させることによっても電子放出量を変化せ得るため、各電子放出素子の電界補正電極にマトリクス状に配線を行って、電圧V_Bを制御するこ

により各電子放出素子の電子放出量を制御することも可能である。

【0241】[実施例8]図27は、前述の表面伝導型電子放出素子を電子線として用いたディスプレイパネルに、例えばテレビジョン放送を初めとする種々の画像情報源より提供される画像情報を表示できるよう構成した本発明の画像形成装置の一例を示す図である。

【0242】図中201はディスプレイパネル、1001はディスプレイパネルの駆動回路、1002はディスプレイコントローラ、1003はマルチブレクサ、1004はデコード、1005は入出力インターフェース回路、1006はCPU、1007は画像生成回路、1008及び1009及び1010は画像メモリインターフェース回路、1011は画像入力インターフェース回路、1012及び1013はTV信号受信回路、1014は入力部である。

【0243】尚、本画像形成装置は、例えばテレビジョン信号のように、映像情報と音声情報の両方を含む信号を受信する場合には当然映像の表示と同時に音声を再生するものであるが、本発明の特徴と直接関係しない音声情報の受信、分離、再生、処理、記憶等に関する回路やスピーカー等については説明を省略する。

【0244】以下、画像信号の流れに沿って各部の機能を説明する。

【0245】まず、TV信号受信回路1013は、例えば電波や空間光通信等のような無線伝送系を用いて伝送されるTV信号を受信するための回路である。

【0246】受信するTV信号の方式は特に限られるものではなく、例えばNTSC方式、PAL方式、SECAM方式等、いずれの方式でもよい。また、これらより更に多数の走査線よりもなるTV信号、例えばMUSID方式を初めとする所謂高品位TVは、画面粗化や大画面化等に適した前記ディスプレイパネルの利点を生かすのに好適な信号源である。

【0247】TV信号受信回路1013で受信されたTV信号は、デコード1004に出力される。

【0248】TV信号受信回路1012は、例えば同軸ケーブルや光ファイバー等のような有線伝送系を用いて伝送されるTV信号を受信するための回路である。前記TV信号受信回路1013と同様に、受信するTV信号の方式は特に限られるものではなく、また本回路で受信されたTV信号もデコード1004に出力される。

【0249】画像入力インターフェース回路1011は、例えばDTVカメラや映像読み取りスキヤーなどの画像入力装置から供給される画像信号を取り込むための回路で、取り込まれた画像信号はデコード1004に出力される。

【0250】画像メモリインターフェース回路1010は、ビデオテープレコーダー（以下VTRと略す）に記憶されている画像信号を取り込むための回路で、取り

込まれた画像信号はデコード1004に出力される。

【0251】画像メモリインターフェース回路1009は、ビデオディスクに記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコード1004に出力される。

【0252】画像メモリインターフェース回路1008は、静止画ディスクのよう、静止画像データを記憶している装置から画像信号を取り込むための回路で、取り込まれた静止画像データはデコード1004に入力される。

【0253】入出力インターフェース回路1005は、本表示装置と、外部のコンピュータもしくはコンピュータネットワークもしくはプリンターなどの出力装置との接続するための回路である。画像データや文字・图形情報の出入力を行うのは勿論のこと、場合によっては本画像形成装置の構成するCPU1006と外部との間で制御信号や駆動データの入出力などを行ふことも可能である。

【0254】画像生成回路1007は、前記入出力インターフェース回路1005を介して外部から入力される画像データや文字・图形情報や、あるいはCPU1006より出力される画像データや文字・图形情報に基づき、表示用画像データを生成するための回路である。本回路の内部には、例えば画像データや文字・图形情報を前記するための書き換え可能なメモリや、文字コードに対応する画像パターンが記憶されている読み出し専用メモリや、画像処理を行なうためのロジック等をもち、そして、画像の生成に必要な回路が組み込まれている。

【0255】本回路により生成された表示用画像データは、デコード1004に出力されるが、場合によっては前記入出力インターフェース回路1005を介して外部のコンピュータネットワークやプリンターに出力することも可能である。

【0256】CPU1006は、主として木表示装置の動作制御や、表示画像の生成や選択や調整に関わる作業を行う。

【0257】例えば、マルチブレクサ1003に制御信号を出し、ディスプレイパネルに表示する画像信号を適宜選択したり組み合わせたりする。その際には表示する画像信号に応じてディスプレイパネルドットマトリクス1002に対して制御信号を発生し、画面表示用波形や走査方法（例えばインターレースかノンインターレースか）や一画面の走査線の数などを表示装置の動作を適宜制御する。また、前記画像生成回路1007に対して画像データや文字・图形情報を直接出力したり、あるいは前記入出力インターフェース回路1005を介して外部のコンピュータやメモリーをアクセスして画像データや文字・图形情報を入力する。

【0258】尚、CPU1006は、これ以外の目的の作業にも関わるものであってよい。例えば、バーソナル

コンピュータやワードプロセッサ等のように、情報を生成したり処理する機能に直接関わってもよい。あるいは前述したように、入出力インターフェース回路1005を介して外部のコンピュータネットワークと接続し、例えば数値計算等の作業を外部機器と協同して行ってもよい。

【0259】入力部1014は、前記CPU1006に使用者が命令やプログラム、あるいはデータなどを入力するためのものであり、例えばキーボードやマウスの他、ジョイスティック、バーコードリーダー、音声認識装置等の多様な入力機器を用いることが可能である。【0260】デコーダ1004は、前記1007ないし1013より入力される種々の画像信号を原色信号、又は輝度信号と1信号、Q信号にて逆変換するための回路である。尚、図中に示すように、デコーダ1004は内部に画像メモリーを備えるのが望ましい。これで、例えばMUISE方式を始めとして、逆変換する際にして画像メモリーを必要とするなどテレビジョン等を扱うためである。

【0261】画像メモリーを備える事により、静止画の表示が容易になる。あるいは前記画像生成回路1007及びCPU1000と協同して、画像の開き、補間、拡大、縮小、合成を初めてする画像処理や編集が容易になるという利点が得られる。

【0262】マルチプレクサ1003は、前記CPU1006より入力される制御信号に基づき、表示画像を適宜選択するものである。即ち、マルチプレクサ1003はデコーダ1004から入力される逆変換された画像信号の内から所望の画像信号を選択して駆動回路1001に出力する。その後には、一面画表示時間で画像信号を切り換えて選択することにより、所謂多画面テレビのように、一画面を複数の領域に分けて領域によって異なる画像を表示することも可能である。

【0263】ディスプレイパネルコントローラ1002は、前記CPU1006より入力される制御信号に基づき、駆動回路1001の動作を制御するための回路である。

【0264】ディスプレイパネルの基本的な動作に関わるものとして、例えばディスプレイパネルの駆動用電源(省略せざる)の動作シーケンスを制御するための信号を駆動回路1001に対して出力する、ディスプレイパネルの駆動方法に関わるものとして、例えば画面表示周波数や走査方法(例えばインターレースかノンインターレースか)を制御するための信号を駆動回路1001に対して出力する。また、場合によっては、表示画像の輝度やコントラストや色調やシャープネスといった画質の調整に関わる制御信号を駆動回路1001に対して出力する場合もある。

【0265】駆動回路1001は、ディスプレイパネル201に印加する駆動信号を発生するための回路であ

り、前記マルチプレクサ1003から入力される画像信号と、前記ディスプレイパネルコントローラ1002より入力される制御信号に基づいて動作するものである。【0266】以上、各部の機能を説明したが、図27に例示した構成により、本画像形成装置においては多様な画像情報源より入力される画像情報をディスプレイパネル201に表示することが可能である。即ち、テレビジョン放送を初めてとする各種の画像信号は、デコーダ1004において逆変換された後、マルチプレクサ1003において適宜選択され、駆動回路1001に投入される。一方、ディスプレイコントローラ1002は、表示する画像信号に応じて駆動回路1001の動作を制御するための制御信号を発生する。駆動回路1001は、上記画像信号と制御信号に基づいてディスプレイパネル201に駆動信号を印加する。これにより、ディスプレイパネル201において画像が表示される。これらの一連の動作は、CPU1006により統括的に制御される。

【0267】本画像形成装置においては、前記デコーダ1004に内蔵する画像メモリや、画像半成回路1007及び情報の中から選択したものを作成するだけでなく、表示する画像情報を対して、例えば拡大、縮小、回転、移動、エッジ強調、同引き、補間、色交換、画像の複数比拡張等を初めてする画像処理や、合成、消去、接続、入れ替え、嵌め込み等を初めてする画像編集を行うことも可能である。また、本実施例の説明では特に触れたなかったが、上記画像処理や画像編集と同様に、音声情報を聞いても処理や編集を行なうための専用回路を設けててもよい。

【0268】従って、本画像形成装置は、テレビジョン放送の受信機器、テレビ会議の端末機器、静止画像及び動画像を扱う画像編集機器、コンピュータの端末機器、ワードプロセッサを初めてとする事務用端末機器、ゲーム機等の機能を一台で兼ね備えることが可能で、産業用あるいは民生用として極めて広範な応用範囲が広い。

【0269】尚、図27は、表面伝導型電子放出素子を電子ビーム源とする表示パネルを用いた画像形成装置とする場合の構成の一例を示したに過ぎず、本発明の画像形成装置がこれのみに限定されるものでないことは言うまでない。

【0270】例えは図27の構成要素の内、使用目的上必要な機能に関わる回路は省いても差し支えない。また、これは逆に、使用目的によっては新たに構成要素を追加してもよい。例えば、本表示装置をテレビ電話機として応用する場合には、テレビカメラ、音声マイク、照明鏡、モジュラを含む送受信回路等を構成要素に追加するなどの好適である。

【0271】本画像形成装置においては、とりわけ表面伝導型電子放出素子を電子源としているので、ディスプレイパネルの薄形化が容易であり、画像形成装置の実行を小さくすることができる。それに加えて、表面伝導

型電子放出素子を電子ビーム源とする表示パネルは大画面化が容易で輝度が高く視野角特性にも優れるため、画像形成装置は臨場感にあふれ、迫力に富んだ画像を視認性良く表示することが可能である。

【0272】

【発明の効果】以上説明した様に、本発明によれば、電子放出部においては電子を放出せしめる十分に大きな基板平行方向の電界を有し、電子放出部近傍では今度は電子の電極への再落下を少なくするようできるので、非常に効率のよい電子放出素子が得られる。

【0273】また、多数の電子放出素子を配列形成した大面积電子源においては、各電子放出素子の電子放出効率の向上が実現され、上記電子源を用いた画像形成装置においては、高輝度化と高コントラスト化が成され、画像品質が大幅に向上了。

【0274】また、電子放出効率の向上により、消費電力が少なく周辺回路等の負担も軽減され安価な装置が提供できる。

【0275】以上のように、本発明によれば、カラー画像は実現可能で、高輝度且つ高コントラストで表示品位の高い大面积フラットディスプレーが実現される。

【図の簡単な説明】

【図1】本発明の電子放出素子の一例である表面伝導型電子放出素子の一例を模式的に示した平面図及び縦断面図である。

【図2】本発明の電子放出素子における、電界捕正電極による作用を説明するための電位分布図である。

【図3】従来例の表面伝導型電子放出素子における電位分布図である。

【図4】図1の表面伝導型電子放出素子の製造方法を説明するための図である。

【図5】フォーミング処理に用いる電圧波形の一例である。

【図6】本発明の表面伝導型電子放出素子の電子放出特性を測定するための測定評価系の一例を示す概略的構成図である。

【図7】本発明の表面伝導型電子放出素子の電子放出特性の典型的な例を示す図である。

【図8】本発明の表面伝導型電子放出素子における、電界捕正電極に印加する電圧と放出電流との関係を示す図である。

【図9】単純マトリクス配置の本発明の電子源の概略的構成図である。

【図10】単純マトリクス配置の電子源を用いた本発明の画像形成装置に用いる表示パネルの概略的構成図である。

【図11】図10の表示パネルにおける蛍光膜を示す図である。

【図12】図10の表示パネルを駆動する駆動回路の一例を示す図である。

【図13】梯子型配置の本発明の電子源の概略的平面図である。

【図14】梯子型配置の電子源を用いた本発明の画像形成装置に用いる表示パネルの概略的構成図である。

【図15】実施例1にて示す電子放出素子の特性図である。

【図16】実施例2にて示す電子放出素子の縦断面図である。

【図17】実施例2にて示す電子放出素子の特性図である。

【図18】実施例3にて示す電子放出素子の平面図及び縦断面図である。

【図19】実施例3にて示す電子放出素子の特性図である。

【図20】実施例4にて示す電子放出素子の縦断面図である。

【図21】実施例4にて示す電子放出素子の特性図である。

【図22】実施例5にて示す電子放出素子の縦断面図である。

【図23】実施例5にて示す電子放出素子の特性図である。

【図24】実施例6にて示す電子放出素子における電界分布と電子軌道の模式図である。

【図25】実施例7にて示す単純マトリクス配置の電子源の部分平面図である。

【図26】図25の電子源の部分断面図である。

【図27】実施例8にて示す画像形成装置のブロック図である。

【図28】従来例の表面伝導型電子放出素子の構成を示す図である。

【図29】従来例の表面伝導型電子放出素子における、放出電子の素子電極への吸い込みを説明するための図である。

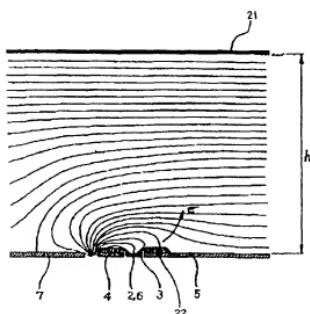
【符号の説明】

- 1 基板
- 2 電子放出部
- 3 导電性膜
- 4 表面伝導型電子電極
- 5 陰極側電子電極
- 6 亜鉛
- 7 電界捕正電極
- 21 電子放出部より放出される電子を捕捉するためのアノード電極
- 22 特異点(よどみ点)
- 5.1 表面伝導型電子放出素子に素子電圧 V_f を印加するための電源
- 5.2 导電性膜3を流れる素子電流 I_f を測定するための電流計
- 5.3 アノード電極21に電圧を印加するための高电压電源

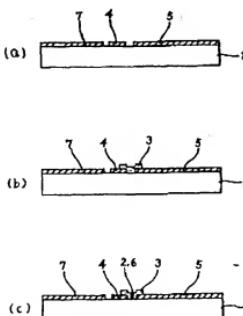
波
 5.4 電子放出部2より放出される放出電流I_eを測定するための電流計
 5.5 電界補正電極7に電圧V_sを印加するための電源
 5.6 電界補正電極7に流れる電流を測定するための電流計
 5.7 真空装置
 5.8 排気ポンプ
 1.0.2 X方向配線
 1.0.3 Y方向配線
 1.0.4 表面伝導型電子放出素子
 1.0.5 結線
 1.0.6 電界補正電極用配線
 1.1.1 リアプレート
 1.1.2 支持棒
 1.1.3 ガラス基板
 1.1.4 蛍光屏
 1.1.5 メタルパック
 1.1.6 フェースフレート
 1.1.8 外囲器
 1.2.1 黑色塗材
 1.2.2 融光体
 2.0.1 表示パネル
 2.0.2 走査回路
 2.0.3 制御回路
 2.0.4 シフトレジスタ
 2.0.5 ラインメモリ

2.0.6 同期信号分離回路
 2.0.7 变調信号発生器
 3.0.1 表示パネル
 3.0.2 グリッド電板
 3.0.3 開口
 3.0.4 共通配線
 4.0.1 層間絶縁層
 4.0.2 コンタクトホール
 1.0.0.1 駆動回路
 1.0.0.2 ディスプレイコントローラ
 1.0.0.3 マルチブレクサ
 1.0.0.4 デコーディング
 1.0.0.5 入出力インターフェース回路
 1.0.0.6 CPU
 1.0.0.7 画像生成回路
 1.0.0.8 画像メモリーインターフェース回路
 1.0.0.9 画像メモリーインターフェース回路
 1.0.1.0 画像メモリーインターフェース回路
 1.0.1.1 画像入力インターフェース回路
 1.0.1.2 TV信号受信回路
 1.0.1.3 TV信号受信回路
 1.0.1.4 入力部
 2.0.0.1 基板
 2.0.0.2 電子放出部
 2.0.0.3 導電性膜
 2.0.0.4, 2.0.0.5 素子電板

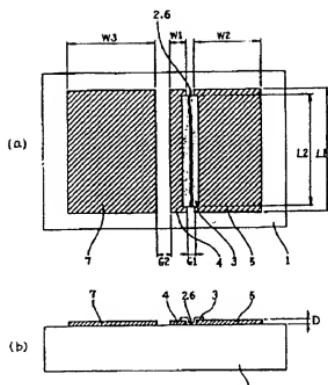
【図2】



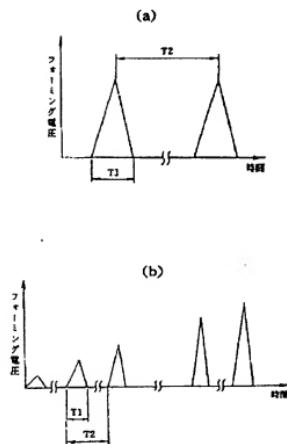
【図4】



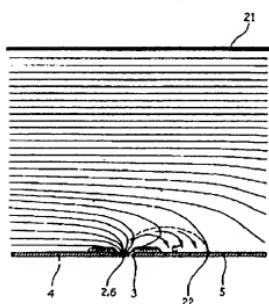
【図1】



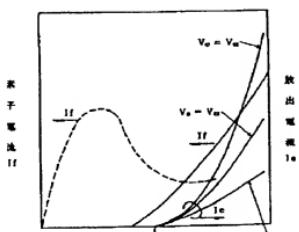
【図5】



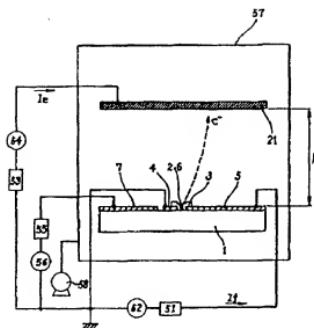
【図3】



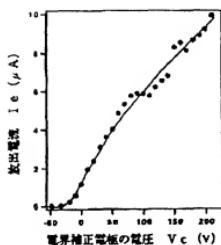
【図7】

分子量 M_w

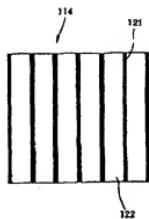
【図6】



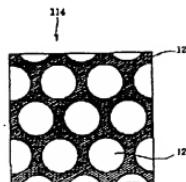
【図8】



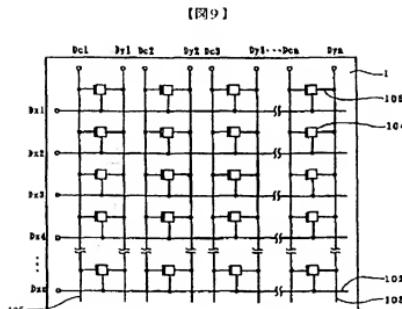
【図11】



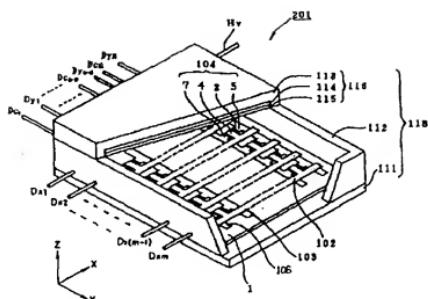
(a)



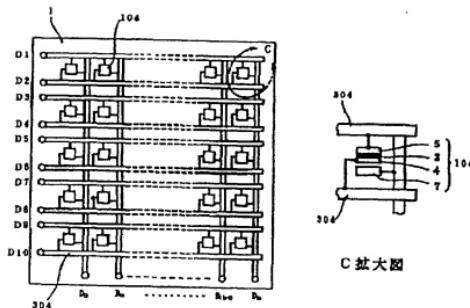
(b)



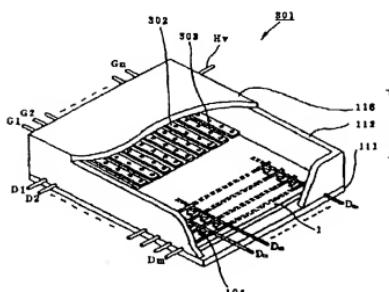
【図10】



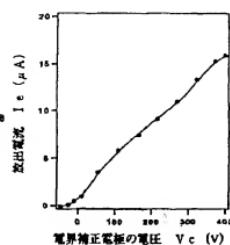
【図13】



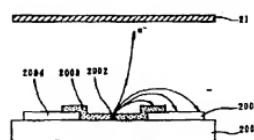
【図14】



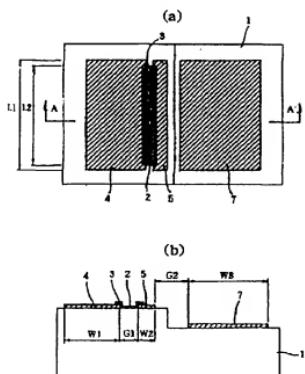
【図17】



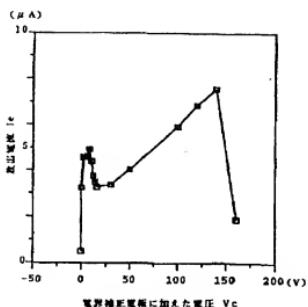
【図29】



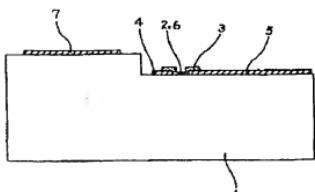
【図18】



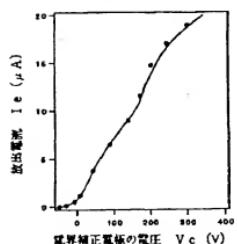
【図19】



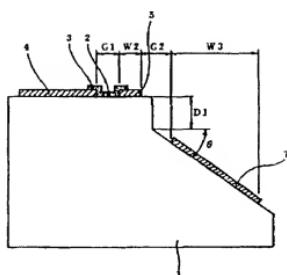
【図20】



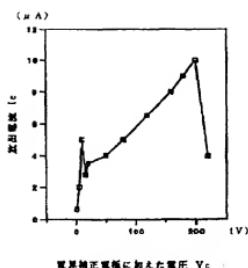
【図21】



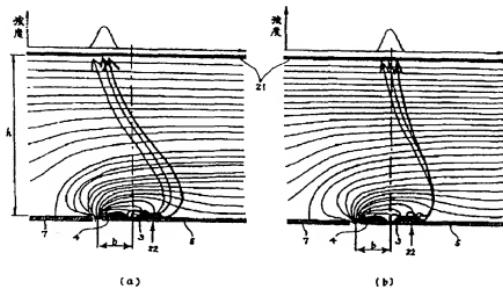
【図22】



【図23】



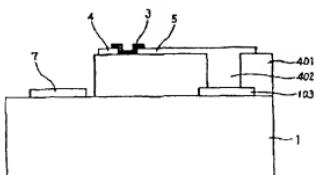
【図24】



(a)

(b)

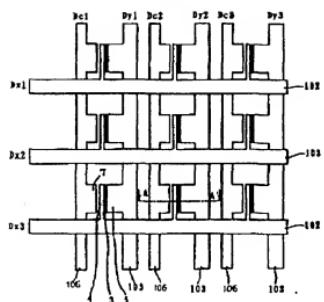
【図26】



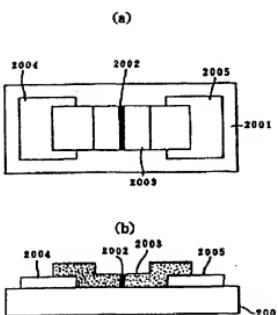
(2.9)

特開平9-82214

【図25】



【図28】



【図27】

